

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-279595

(43)Date of publication of application : 07.10.2004

(51)Int.Cl.

G09G 3/20
G09G 3/36
H05B 33/14
// G02F 1/133

(21)Application number : 2003-068743

(71)Applicant : SEIKO EPSON CORP

(22)Date of filing : 13.03.2003

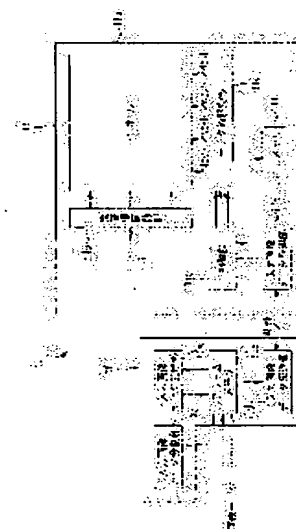
(72)Inventor : SAITO HIDETOSHI

(54) IMAGE DISPLAY SYSTEM, ELECTRO-OPTICAL DEVICE, IMAGE PROCESSOR, AND IMAGE PROCESSOR CONTROL PROGRAM

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an image display system suitable to reduce cost in an electro-optical device, and also to provide an electro-optical device, an image processor and an image processor control program in this system.

SOLUTION: The image processor 10 is composed of an input image data forming part 10a, an input image data dividing part 10b, a frame memory 10c, and an input image data transmitting part 10d. The electro-optical device 11 is composed of a panel 11a, a scanning line driving part 11b, a data line driving part 11c, a controller 11d, an input image data acquiring part 11e, and a line memory 11f. In the image processor 10, pixel data are preliminarily rearranged to form input image data in accordance with the selecting order of scanning lines in nonsequential scanning, the input image data for each scanning line are divided for each data line driving circuit, and further, after sequentially rearranged to the order suitable for serial transmission, the input image data is transmitted to the electro-optical device 11.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

BEST AVAILABLE COPY

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.

2. **** shows the word which can not be translated.

3. In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1]

It is the image display system which is equipped with an image processing system and an electro-optic device, and displays the input image from said image processing system on said electro-optic device,

Said electro-optic device,

The pixel matrix by which the pixel containing an optical element was arranged in the shape of a matrix, Two or more scanning lines which connect with the pixel group arranged along with one side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

Two or more data lines which connect with the pixel group arranged along another side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

The scanning-line drive circuit which chooses every one of said two or more of the scanning lines one by one,

The data-line drive circuit which outputs the control signal concerning luminescence of said optical element to at least one data line among said two or more data lines,

The control section which controls actuation of said scanning-line drive circuit and said data-line drive circuit,

It has an input image data acquisition means to acquire the input image data transmitted from said image processing system, and said two or more data lines are divided into the group for every predetermined number, and said data-line drive circuit is prepared for said every group,

Said control section indicates said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element, Said image processing system,

An input image data generation means to generate said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

An input image data division means divide for every pixel data by which each of two or more of said data-line drive circuits deals with the input image data generated by said input image data generation means,

The image display system characterized by having an input image data transmission means to transmit said input image data divided by said input image data division means to said electro-optic device for every divided data concerned.

[Claim 2]

Said input image data division means divides said input image data for said every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. The pixel data which constitute the divided input image data concerned for every scanning line and by rearranging in predetermined

sequence for said every group the image display system according to claim 1 characterized by generating the data block which said two or more data-line drive circuits are alike, respectively, and consists of the corresponding pixel data for the 1 scanning line.

[Claim 3]

Said input image data transmission means is an image display system according to claim 2 characterized by carrying out the parallel transmission of said input image data divided for said two or more data-line drive circuits of every to said electro-optic device based on said order of a pixel data list in said each data block.

[Claim 4]

an image display system given in any 1 term of claim 1 characterized by for said two or more data-line drive circuits boiling said input image data acquired by said input image data acquisition means based on said predetermined sequence, respectively for said every data block, and said control section carrying out a serial transmission thru/or claim 3.

[Claim 5]

an image display system given in any 1 term of claim 1 characterized by for said two or more data-line drive circuits boiling said acquired input image data based on said predetermined sequence, respectively for said every data block, and said input image data acquisition means carrying out a serial transmission thru/or claim 3.

[Claim 6]

As for said two or more scanning lines, the serial number is matched according to the order of a list of the scanning line concerned,

Said input image data transmission means is an image display system given in any 1 term of claim 1 characterized by transmitting the serial number data in which said scanning line is shown for every divided input image data concerned in case said divided input image data is transmitted to said electro-optic device thru/or claim 5.

[Claim 7]

It is based on the numerical group which divided the number of addition which is generated based on said gradation data of bit length N, and which added 1 to the number of scanning lines of said viewing area into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Each optical element corresponding to each scanning line in said viewing area chosen by said scanning-line drive circuit By the selection sequence of said scanning line determined that only the time amount according to the numeric value of 1 chosen in predetermined sequence out of said numerical group whenever the scanning line concerned is chosen can emit light An image display system given in any 1 term of claim 1 characterized by performing said un-scanning sequentially thru/or claim 6.

[Claim 8]

Said input image data generation means,

Bit length N of the gradation data in which the luminescence gradation of said optical element is shown, While acquiring the numerical group which divided the number of addition which added 1 to the total of said scanning line into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data, The serial number is matched with each of said scanning line according to the order of a list, Let a predetermined number be the initial value corresponding to the least significant bit (the 0th figure) of the bit string which constitutes said gradation data among the serial numbers matched with said scanning line,

Let what added the largest numeric value to the initial value corresponding to said least significant bit among the numeric values included in said numerical group be the initial value of said scanning line corresponding to the most significant bit (N-1) (eye a digit) of the bit string which constitutes said gradation data,

About other bits between said most significant bits and said least significant bits said -- others -- the order from the larger one of the bit digit count of a bit -- being concerned -- others -- among said initial value corresponding to the bit of 1 carry of the bit digit count of a bit, and the numeric value included in said numerical group from the smaller one -- being concerned -- others -- the value which added the numeric value of eye ***** value watch for 1 to the bit digit count of a bit -- being concerned -- others -- as the initial value of a bit -- matching,

First, 1st processing which chooses the scanning line of the serial number which the initial value corresponding to said least significant bit shows, next chooses in order the scanning line of the serial number which said initial value corresponding to said most significant bit and each bit which it shifted from this bit 1 bit at a time in order towards the bit before [one] the least significant bit shows, respectively,

2nd processing which makes said scanning-line drive circuit drive the scanning line of the selected number concerned whenever it chooses said scanning line,

3rd processing which updates the value to the minimum value of said serial number when the value corresponding to each bit of said gradation data after said addition exceeds the value which subtracted 1 from the total of said scanning line, while adding 1 to the value matched with each bit of said gradation data, respectively,

The processing section which performs 4th processing which chooses the scanning line corresponding to the value matched with each bit of said gradation data after said 3rd processing in the same sequence as said 1st processing is included,

An image display system given in any 1 term of claim 1 characterized by determining the selection sequence of said scanning line and generating said input image data based on the determined selection sequence concerned by repeating said 2nd processing – the 4th aforementioned processing, and performing them until all the scanning lines in said viewing area are chosen for every bit of the bit string which constitutes said gradation data thru/or claim 7.

[Claim 9]

It is said electro-optic device in an image display system according to claim 1,

The pixel matrix by which the pixel containing an optical element was arranged in the shape of a matrix, Two or more scanning lines which connect with the pixel group arranged along with one side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

Two or more data lines which connect with the pixel group arranged along another side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

The scanning-line drive circuit which chooses every one of said two or more of the scanning lines one by one,

The data-line drive circuit which outputs the control signal concerning luminescence of said optical element to at least one data line among said two or more data lines,

The control section which controls actuation of said scanning-line drive circuit and said data-line drive circuit,

It has an input image data acquisition means to acquire the input image data transmitted from said image processing system, and said two or more data lines are divided into the group for every predetermined number, and said data-line drive circuit is prepared for said every group,

Said control section is an electro-optic device characterized by indicating said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element.

[Claim 10]

the electro-optic device according to claim 9 characterized by for said two or more data-line drive

circuits boiling said input image data acquired by said input image data acquisition means based on said predetermined sequence, respectively for said every data block, and said control section carrying out a serial transmission.

[Claim 11]

the electro-optic device according to claim 9 characterized by for said two or more data-line drive circuits boiling said acquired input image data based on said predetermined sequence, respectively for said every data block, and said input image data acquisition means carrying out a serial transmission.

[Claim 12]

It is based on the numerical group which divided the number of addition which is generated based on said gradation data of bit length N, and which added 1 to the number of scanning lines of said viewing area into the numeric value according to the ratio which consists of 2^n values ($n=0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Each optical element corresponding to each scanning line in said viewing area chosen by said scanning-line drive circuit An electro-optic device given in any 1 term of claim 9 characterized by performing said un-scanning sequentially by the selection sequence of said scanning line determined that only the time amount according to the numeric value of 1 chosen in predetermined sequence out of said numerical group whenever the scanning line concerned is chosen can emit light thru/or claim 11.

[Claim 13]

It is said image processing system in an image display system according to claim 1,

An input image data generation means to generate said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

An input image data division means divide for every pixel data by which each of two or more of said data-line drive circuits deals with the input image data generated by said input image data generation means,

The image processing system characterized by having an input image data transmission means to transmit said input image data divided by said input image data division means to said electro-optic device for every divided data concerned.

[Claim 14]

Said input image data division means divides said input image data for said every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. The pixel data which constitute the divided input image data concerned for every scanning line and by rearranging in predetermined sequence for said every group the image processing system according to claim 13 characterized by generating the data block which said two or more data-line drive circuits are alike, respectively, and consists of the corresponding pixel data for the 1 scanning line.

[Claim 15]

Said input image data transmission means is an image processing system according to claim 14 characterized by carrying out the parallel transmission of said input image data divided for said two or more data-line drive circuits of every to said electro-optic device based on said order of a pixel data list in said each data block.

[Claim 16]

As for said two or more scanning lines, the serial number is matched according to the order of a list of the scanning line concerned,

Said input image data transmission means is an image processing system given in any 1 term of claim 13 characterized by transmitting the serial number data in which said scanning line is shown for every divided input image data concerned in case said divided input image data is transmitted to said electro-optic device thru/or claim 15.

[Claim 17]

Said input image data generation means,

Bit length N of the gradation data in which the luminescence gradation of said optical element is shown, While acquiring the numerical group which divided the number of addition which added 1 to the total of said scanning line into the numeric value according to the ratio which consists of 2 n values (n= 0, 1 and 2, ..., (N-1)) of the number-of-bits individual of the bit string which constitutes said gradation data, The serial number is matched with each of said scanning line according to the order of a list, Let a predetermined number be the initial value corresponding to the least significant bit (the 0th figure) of the bit string which constitutes said gradation data among the serial numbers matched with said scanning line,

Let what added the largest numeric value to the initial value corresponding to said least significant bit among the numeric values included in said numerical group be the initial value of said scanning line corresponding to the most significant bit (N-1) (eye a digit) of the bit string which constitutes said gradation data,

About other bits between said most significant bits and said least significant bits said -- others -- the order from the larger one of the bit digit count of a bit -- being concerned -- others -- among said initial value corresponding to the bit of 1 carry of the bit digit count of a bit, and the numeric value included in said numerical group from the smaller one -- being concerned -- others -- the value which added the numeric value of eye ***** value watch for 1 to the bit digit count of a bit -- being concerned -- others -- as the initial value of a bit -- matching,

First, 1st processing which chooses the scanning line of the serial number which the initial value corresponding to said least significant bit shows, next chooses in order the scanning line of the serial number which said initial value corresponding to said most significant bit and each bit which it shifted from this bit 1 bit at a time in order towards the bit before [one] the least significant bit shows, respectively,

2nd processing which makes said scanning-line drive circuit drive the scanning line of the selected number concerned whenever it chooses said scanning line,

3rd processing which updates the value to the minimum value of said serial number when the value corresponding to each bit of said gradation data after said addition exceeds the value which subtracted 1 from the total of said scanning line, while adding 1 to the value matched with each bit of said gradation data, respectively,

The processing section which performs 4th processing which chooses the scanning line corresponding to the value matched with each bit of said gradation data after said 3rd processing in the same sequence as said 1st processing is included,

An image processing system given in any 1 term of claim 13 characterized by determining the selection sequence of said scanning line and generating said input image data based on the determined selection sequence concerned by repeating said 2nd processing - the 4th aforementioned processing, and performing them until all the scanning lines in said viewing area are chosen for every bit of the bit string which constitutes said gradation data thru/or claim 16.

[Claim 18]

It is the program which can perform the computer for controlling an electro-optic device according to claim 9,

The electro-optics device control program characterized by indicating said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element.

[Claim 19]

It is a program for controlling an image processing system according to claim 13,

The input image data generation step which generates said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

The data division step to which each of two or more of said data-line drive circuits deals with the input image data generated in said input image data generation step and which is divided for every pixel data, The image processing system control program characterized by having the input image data transmission step which transmits said input image data divided in said data division step to said electro-optic device for every divided data concerned.

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention]

This invention relates to an electro-optic device, and relates to the system which displays an image on said electro-optic device by suitable processing in which it does not scan sequentially to stop the display nonuniformity of the image by gradation display, especially.

[0002]

[Description of the Prior Art]

Conventionally, the electro-optic device, for example, the liquid crystal display using liquid crystal as an opto electronics material, is widely used for displays, such as various information management systems and a liquid crystal television, as a display device which replaces a cathode-ray tube (CRT). Here, the conventional electro-optic device consists of a component substrate with which the pixel electrode arranged for example, in the shape of a matrix, the switching element connected to this pixel electrode were prepared, an opposite substrate with which the counterelectrode which counters a pixel electrode was formed, and opto electronics material slack liquid crystal with which it filled up among both [these] substrates. And in such a configuration, if one certain scanning line is chosen, the switching element concerned will be in switch-on. If the picture signal of the electrical potential difference according to gradation is impressed to a pixel electrode through the data line in the case of this switch-on, the charge according to the electrical potential difference of a picture signal will be accumulated in the liquid crystal layer between the pixel electrode concerned and a counterelectrode. Are recording of a charge [in / considering the switching element concerned as an OFF state / the liquid crystal layer concerned] is maintained with capacitive [a liquid crystal layer's / own], storage capacitance, etc. after a charge storage. Thus, each switching element is made to drive, and if the amount of charges to store up is controlled according to gradation, the orientation condition of liquid crystal will change for

every pixel. For this reason, since concentration changes for every pixel, it becomes possible to indicate by gradation.

[0003]

The time-division-multiplex drive of storing up a charge in the liquid crystal layer of each pixel at this time which communalized the scanning line and the data line about two or more pixels is attained by the configuration which impresses the picture signal which has an electrical potential difference according to the gradation of the pixel concerned in the pixel which intersects the scanning line chosen as the 1st by the 2nd while making sequential selection of each scanning line since some periods were sufficient to the corresponding data line.

[0004]

However, the picture signal impressed to the data line is the electrical potential difference corresponding to the gradation of a pixel, i.e., an analog signal. For this reason, since a D/A conversion circuit, an operational amplifier, etc. are needed for the circumference circuit of an electro-optic device, the cost quantity of the whole equipment will be invited. Furthermore, since it originates in the property of these D/A conversion circuits, operational amplifiers, etc., and heterogeneity, such as various kinds of wiring resistance, and display nonuniformity occurs, a quality display will be very difficult, and when performing a high definition display especially, there is a problem of becoming remarkable. Moreover, there are also problems, such as an increment in the power consumption by the D/A conversion circuit, an operational amplifier, etc.

[0005]

Then, the luminescence time amount of an electro-optics component is controlled, and the method which obtains gradation is developed. In this method, although there is an advantage that the above-mentioned analog circuit which has a bad influence on image quality becomes unnecessary that what is necessary is just to supply the binary signal (digital signal) of whether to make an electro-optics component emit light to the data line, the problem of taking the selection time amount of the scanning line too much when performing this control has surfaced.

[0006]

Then, the non-progressive broadcasting method is developed as a drive method of the liquid crystal display using the digital signal for solving the above-mentioned problem. The luminescence gradation of an optical element is shown by the gradation data of bit length N by this method. And the numerical group according to the ratio of 2^n values ($n = 0, 1$ and $2, \dots (N-1)$) of the number-of-bits individual of the bit string which constitutes this gradation data is generated, and the scanning line is chosen as non-sequential using this numerical group. Thus, the luminescence time amount of this optical element is controlled by choosing the scanning line as non-sequential. That is, a gradation display is performed by controlling issue time amount in accordance with issue gradation (for example, patent reference 1 reference.).

[0007]

Moreover, the more a display is enlarged, the more the number of the data-line drive circuits in an electro-optic device increases. The electro-optic device is transmitted to the data-line drive circuit of these plurality by the parallel transmission which used the bus for the image data to display, respectively.

[0008]

[Patent reference 1]

JP,2001-166730,A.

[0009]

[Problem(s) to be Solved by the Invention]

however, the above-mentioned non-progressive broadcasting method -- the usual progressive broadcasting method -- comparing -- processing -- being complicated (a pixel data list substitute etc. being the need) -- since it becomes, when you are going to make it perform the whole of this processing by the electro-optic device side, sufficient frame memory, a high-speed processor or the hardware of

dedication, etc. is needed, and there is a problem of causing the cost rise of an electro-optic device.
[0010]

Moreover, if data transmission by the bus is performed to many data-line drive circuits as described above, since wiring of a substrate is complicated and the need for solid wiring by the multilayer substrate comes out, cost will become high.

Then, this invention is made paying attention to the unsolved technical problem which such a Prior art has, and aims at offering the electro-optic device in a suitable image display system reducing the cost by the side of an electro-optic device, and this system, an image processing system, and an image processing system control program.

[0011]

[Means for Solving the Problem]

In order to attain the above-mentioned purpose, it is the image display system which the image display system concerning this invention is equipped with an image processing system and an electro-optic device, and displays the input image from said image processing system on said electro-optic device,
Said electro-optic device,

The pixel matrix by which the pixel containing an optical element was arranged in the shape of a matrix,
Two or more scanning lines which connect with the pixel group arranged along with one side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

Two or more data lines which connect with the pixel group arranged along another side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

The scanning-line drive circuit which chooses every one of said two or more of the scanning lines one by one,

The data-line drive circuit which outputs the control signal concerning luminescence of said optical element to at least one data line among said two or more data lines,

The control section which controls actuation of said scanning-line drive circuit and said data-line drive circuit,

It has an input image data acquisition means to acquire the input image data transmitted from said image processing system, and said two or more data lines are divided into the group for every predetermined number, and said data-line drive circuit is prepared for said every group,

Said control section indicates said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element,
Said image processing system,

An input image data generation means to generate said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

An input image data division means divide for every pixel data by which each of two or more of said data-line drive circuits deals with the input image data generated by said input image data generation means,

It is characterized by having an input image data transmission means to transmit said input image data divided by said input image data division means to said electro-optic device for every divided data concerned.

[0012]

With such a configuration, the electro-optic device in the image display system which is the 1st invention It is possible to choose one [at a time] two or more scanning lines one by one by the scanning-line drive circuit. By the data-line drive circuit It is possible to output the control signal

concerning luminescence of an optical element to at least one data line among said two or more data lines. By the control section It is possible to control actuation of said scanning-line drive circuit and said data-line drive circuit. With an input image data acquisition means It is possible to acquire the input image data transmitted from the image processing system. An image processing system The pixel data which constitute the image data inputted into an electro-optic device with an input image data generation means It is possible to generate said input image data by rearranging according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device. With an input image data division means It is possible to divide the input image data generated by said input image data generation means for every pixel data which each of two or more of said data-line drive circuits deals with. With an input image data transmission means It is possible to transmit said input image data divided by said input image data division means to said electro-optic device for every divided data concerned.

[0013]

Therefore, since it was made to transmit to an electro-optic device after rearranging in order of the data which rearrange the pixel data of image data into the sequence corresponding to un-scanning sequentially, and are dealt with by the image processing system side for every data-line drive circuit by the side of an electro-optic device, the processing which rearranges pixel data by the electro-optic device side is that become unnecessary and reduction of the capacity of a frame memory, simplification of a control section, simplification of substrate wiring, etc. can simplify the hardware configuration by the side of an electro-optic device. Therefore, cost reduction becomes possible.

[0014]

Here, the above-mentioned optical elements are liquid crystal, an electroluminescent element, a plasma display, light emitting diode, etc.

The 2nd invention is set to the 1st invention. Moreover, said input image data division means Said input image data is divided for said every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. The pixel data which constitute the divided input image data concerned for every scanning line and by rearranging in predetermined sequence for said every group it is characterized by generating the data block which said two or more data-line drive circuits are alike, respectively, and consists of the corresponding pixel data for the 1 scanning line.

[0015]

That is, an input image data division means divides said input image data for every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. And it is possible to generate the data block which consists of the pixel data for the 1 scanning line corresponding to each of two or more of said data-line drive circuits by rearranging the pixel data which constitute the divided input image data concerned for every scanning line in predetermined sequence for said every group.

[0016]

Therefore, since the data block which rearranged the data for several pixel minutes of the 1 scanning line which carried out the group division according to the number of a data-line drive circuit is generable for every group, it is possible to transmit input image data by the data list which an electro-optic device side tends to treat. Moreover, since an input image data division means divides said input image data for every data for said several pixel minutes for every scanning line and transmits it for every divided input image data of the, it becomes possible [reducing the initial complement of the memory by the side of an electro-optic device], and becomes possible [reducing the cost concerning an electro-optic device].

[0017]

Moreover, it is characterized by the 3rd invention carrying out the parallel transmission of said input image data by which said input image data transmission means was divided for said two or more data-line drive circuits of every to said electro-optic device in the 1st or 2nd invention based on said order of a pixel data list in said each data block.

That is, it is possible to carry out the parallel transmission of said input image data divided for said two

or more data-line drive circuits of every to an electro-optic device with an input image data transmission means based on said order of a pixel data list in said each data block.

[0018]

Therefore, transmission of the data which become possible [transmitting pixel data to parallel to an electro-optic device] according to the order of a pixel data list for every group, and are easy to deal with it to an electro-optic device side is possible.

moreover, 4th invention is characterized by for said two or more data-line drive circuits boiling said input image data acquired by said input image data acquisition means based on said predetermined sequence, respectively for said every data block, and said control section carrying out a serial transmission in the 1st thru/or 3rd invention of any one.

[0019]

That is, it is possible to perform transmission processing to two or more data-line drive circuits of said input image data acquired by the input image data acquisition means by the serial transmission by the control section, respectively. therefore, since simplification of substrate wiring is attained and it becomes unnecessary to make it a multilayer substrate as compared with the case where bus wiring and a data-line drive circuit were alike, respectively, and parallel wiring is carried out etc., reduction of the cost concerning a substrate or wiring is attained.

[0020]

In addition, in the case of this invention, the memory and the memory controller which memorize input image data are collected by the control section, and control of a control section will also perform gradation display processing of the image by un-scanning sequentially.

moreover, 5th invention is characterized by for said two or more data-line drive circuits boiling said acquired input image data based on said predetermined sequence, respectively for said every data block, and said input image data acquisition means carrying out a serial transmission in the 1st thru/or 3rd invention of any one.

[0021]

That is, it is possible to perform transmission processing to two or more data-line drive circuits of said input image data acquired by the input image data acquisition section concerned by the serial transmission with an input image data acquisition means, respectively. therefore, since simplification of substrate wiring is attained and it becomes unnecessary to make it a multilayer substrate as compared with the case where bus wiring and a data-line drive circuit were alike, respectively, and parallel wiring is carried out etc., reduction of the cost concerning a substrate or wiring is attained.

[0022]

In addition, in the case of this invention, the memory and the memory controller which memorize input image data are contained for example, in the data-line drive circuit, and the gradation display process of the image by un-scanning sequentially will also be performed by each data-line drive circuit.

Moreover, in the 1st thru/or 5th invention of any one, as for the 6th invention, the serial number is matched according to the order of a list of the scanning line concerned, as for said two or more scanning lines,

In case said input image data transmission means transmits said divided input image data to said electro-optic device, it is characterized by transmitting the serial number data in which said scanning line is shown for every divided input image data concerned.

[0023]

That is, in case an input image data transmission means transmits the divided input image data to said electro-optic device, it can transmit the number data in which said scanning line is shown for every divided input image data concerned. Therefore, it becomes unnecessary to perform processing which prepares the number of the scanning line by the electro-optic device side, reduction of processing and simplification of the configuration of a control section are attained, and it becomes possible to reduce the cost concerning an electro-optic device.

[0024]

Moreover, the 7th invention is generated in the 1st thru/or 6th invention of any one based on said gradation data of bit length N. It is based on the numerical group which divided the number of addition which added 1 to the number of scanning lines of said viewing area into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Each optical element corresponding to each scanning line in said viewing area chosen by said scanning-line drive circuit Whenever the scanning line concerned is chosen, by the selection sequence of said scanning line determined that only the time amount according to the numeric value of 1 chosen in predetermined sequence out of said numerical group can emit light, it is characterized by performing said un-scanning sequentially.

[0025]

That is, it is based on the numerical group which divided the number of addition which added 1 to the number of scanning lines of said viewing area into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Since the luminescence time amount of a light emitting device was controlled, it enables this to display an image with little display nonuniformity to a big viewing area.

[0026]

moreover, the 8th invention -- the 1- the 7th invention of any one -- setting -- said input image data generation means,

Bit length N of the gradation data in which the luminescence gradation of said optical element is shown, While acquiring the numerical group which divided the number of addition which added 1 to the total of said scanning line into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data, The serial number is matched with each of said scanning line according to the order of a list, Let a predetermined number be the initial value corresponding to the least significant bit (the 0th figure) of the bit string which constitutes said gradation data among the serial numbers matched with said scanning line,

Let what added the largest numeric value to the initial value corresponding to said least significant bit among the numeric values included in said numerical group be the initial value of said scanning line corresponding to the most significant bit (N-1) (eye a digit) of the bit string which constitutes said gradation data,

About other bits between said most significant bits and said least significant bits said -- others -- the order from the larger one of the bit digit count of a bit -- being concerned -- others -- among said initial value corresponding to the bit of 1 carry of the bit digit count of a bit, and the numeric value included in said numerical group from the smaller one -- being concerned -- others -- the value which added the numeric value of eye ***** value watch for 1 to the bit digit count of a bit -- being concerned -- others -- as the initial value of a bit -- matching,

First, 1st processing which chooses the scanning line of the serial number which the initial value corresponding to said least significant bit shows, next chooses in order the scanning line of the serial number which said initial value corresponding to said most significant bit and each bit which it shifted from this bit 1 bit at a time in order towards the bit before [one] the least significant bit shows, respectively,

2nd processing which makes said scanning-line drive circuit drive the scanning line of the selected number concerned whenever it chooses said scanning line,

3rd processing which updates the value to the minimum value of said serial number when the value corresponding to each bit of said gradation data after said addition exceeds the value which subtracted 1 from the total of said scanning line, while adding 1 to the value matched with each bit of said gradation data, respectively,

The processing section which performs 4th processing which chooses the scanning line corresponding

to the value matched with each bit of said gradation data after said 3rd processing in the same sequence as said 1st processing is included,

By repeating said 2nd processing – the 4th aforementioned processing, and performing them, the selection sequence of said scanning line is determined and it is characterized by generating said input image data based on the determined selection sequence concerned until all the scanning lines in said viewing area are chosen for every bit of the bit string which constitutes said gradation data.

[0027]

That is, the above-mentioned procedure enables it to determine simply the selection sequence of the scanning line in the electro-optic device of the number of scanning lines of arbitration by determining the selection sequence of the scanning line.

Moreover, the electro-optic device concerning the 9th invention is said electro-optic device in the 1st invention,

The pixel matrix by which the pixel containing an optical element was arranged in the shape of a matrix, Two or more scanning lines which connect with the pixel group arranged along with one side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

Two or more data lines which connect with the pixel group arranged along another side among the line writing direction of said pixel matrix, and the direction of a train, respectively,

The scanning-line drive circuit which chooses every one of said two or more of the scanning lines one by one,

The data-line drive circuit which outputs the control signal concerning luminescence of said optical element to at least one data line among said two or more data lines,

The control section which controls actuation of said scanning-line drive circuit and said data-line drive circuit,

It has an input image data acquisition means to acquire the input image data transmitted from said image processing system, and said two or more data lines are divided into the group for every predetermined number, and said data-line drive circuit is prepared for said every group,

Said control section is characterized by indicating said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element.

[0028]

This invention is an electro-optic device in the 1st invention here, and since the operation effectiveness overlaps, it omits a publication.

moreover, 10th invention is characterized by for said two or more data-line drive circuits boiling said input image data acquired by said input image data acquisition means based on said predetermined sequence, respectively for said every data block, and said control section carrying out a serial transmission in the 9th invention.

[0029]

This invention is an electro-optic device in the 4th invention here, and since the operation effectiveness overlaps, it omits a publication.

moreover, 11th invention is characterized by for said two or more data-line drive circuits boiling said acquired input image data based on said predetermined sequence, respectively for said every data block, and said input image data acquisition means carrying out a serial transmission in the 9th invention.

[0030]

This invention is an electro-optic device in the 5th invention here, and since the operation effectiveness overlaps, it omits a publication.

Moreover, the 12th invention is set to the 9th thru/or 11th invention of any one. It is based on the

numerical group which divided the number of addition which is generated based on said gradation data of bit length N, and which added 1 to the number of scanning lines of said viewing area into the numeric value according to the ratio which consists of 2^n values ($n = 0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Each optical element corresponding to each scanning line in said viewing area chosen by said scanning-line drive circuit Whenever the scanning line concerned is chosen, by the selection sequence of said scanning line determined that only the time amount according to the numeric value of 1 chosen in predetermined sequence out of said numerical group can emit light, it is characterized by performing said un-scanning sequentially.

[0031]

This invention is an electro-optic device in the 7th invention here, and since the operation effectiveness overlaps, it omits a publication.

Moreover, the 13th invention is said image processing system in the 1st invention.

An input image data generation means to generate said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

An input image data division means divide for every pixel data by which each of two or more of said data-line drive circuits deals with the input image data generated by said input image data generation means,

It is characterized by having an input image data transmission means to transmit said input image data divided by said input image data division means to said electro-optic device for every divided data concerned.

[0032]

This invention is an image processing system in the 1st invention here, and since the operation effectiveness overlaps, it omits a publication.

The 14th invention is set to the 13th invention. Moreover, said input image data division means Said input image data is divided for said every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. The pixel data which constitute the divided input image data concerned for every scanning line and by rearranging in predetermined sequence for said every group it is characterized by generating the data block which said two or more data-line drive circuits are alike, respectively, and consists of the corresponding pixel data for the 1 scanning line.

[0033]

This invention is an image processing system in the 2nd invention here, and since the operation effectiveness overlaps, it omits a publication.

Moreover, it is characterized by the 15th invention carrying out the parallel transmission of said input image data by which said input image data transmission means was divided for said two or more data-line drive circuits of every to said electro-optic device in the 14th invention based on said order of a pixel data list in said each data block.

[0034]

This invention is an image processing system in the 3rd invention here, and since the operation effectiveness overlaps, it omits a publication.

Moreover, in the 13th thru/or 15th invention of any one, as for the 16th invention, the serial number is matched according to the order of a list of the scanning line concerned, as for said two or more scanning lines,

In case said input image data transmission means transmits said divided input image data to said electro-optic device, it is characterized by transmitting the serial number data in which said scanning line is shown for every divided input image data concerned.

[0035]

This invention is an image processing system in the 6th invention here, and since the operation

effectiveness overlaps, it omits a publication.

Moreover, it sets to the 13th thru/or 16th invention of any one, and the 17th invention is said input image data generation means,

Bit length N of the gradation data in which the luminescence gradation of said optical element is shown, While acquiring the numerical group which divided the number of addition which added 1 to the total of said scanning line into the numeric value according to the ratio which consists of 2 n values (n= 0, 1 and 2, ... (N-1)) of the number-of-bits individual of the bit string which constitutes said gradation data,

The serial number is matched with each of said scanning line according to the order of a list,

Let a predetermined number be the initial value of the serial number of said scanning line corresponding to the least significant bit (the 0th figure) of the bit string which constitutes said gradation data among the serial numbers of said scanning line,

Let what added the largest numeric value to the initial value corresponding to said least significant bit among the numeric values included in said numerical group be the initial value of said scanning line corresponding to the most significant bit (N-1) (eye a digit) of the bit string which constitutes said gradation data,

About other bits between said most significant bits and said least significant bits said -- others -- the order from the larger one of the bit digit count of a bit -- being concerned -- others -- among said initial value corresponding to the bit of 1 carry of the bit digit count of a bit, and the numeric value included in said numerical group from the smaller one -- being concerned -- others -- the value which added the numeric value of eye ***** value watch for 1 to the bit digit count of a bit -- being concerned -- others -- as the initial value of a bit -- matching,

First, 1st processing which chooses the scanning line of the serial number which the initial value corresponding to said least significant bit shows, next chooses in order the scanning line of the serial number which said initial value corresponding to said most significant bit and each bit which it shifted from this bit 1 bit at a time in order towards the bit before [one] the least significant bit shows, respectively,

2nd processing which makes said scanning-line drive circuit drive the scanning line of the selected number concerned whenever it chooses said scanning line,

3rd processing which updates the value to the minimum value of said serial number when the value corresponding to each bit of said gradation data after said addition exceeds the value which subtracted 1 from the total of said scanning line, while adding 1 to the value matched with each bit of said gradation data, respectively,

The processing section which performs 4th processing which chooses the scanning line corresponding to the value matched with each bit of said gradation data after said 3rd processing in the same sequence as said 1st processing is included,

By repeating said 2nd processing - the 4th aforementioned processing, and performing them, the selection sequence of said scanning line is determined and it is characterized by generating said input image data based on the determined selection sequence concerned until all the scanning lines in said viewing area are chosen for every bit of the bit string which constitutes said gradation data.

[0036]

This invention is an image processing system in the 8th invention here, and since the operation effectiveness overlaps, it omits a publication.

Moreover, the electro-optics device control program concerning the 18th invention is a program which can perform the computer for controlling the 9th invention,

It is characterized by indicating said input image by gradation at the viewing area which consists of said scanning line and said data line of a predetermined number by controlling the effectuation time amount of said optical element by un-scanning [which is scanned in discontinuous sequence to the order of a list of said scanning line] sequentially based on said input image data and the gradation data of predetermined bit length according to the number of luminescence gradation of said optical element.

[0037]

Here, this invention is a program for controlling the 9th invention, and since the effectiveness overlaps, it omits a publication.

Moreover, the image processing system control program concerning the 19th invention is a program for controlling the 13th invention,

The input image data generation step which generates said input image data by rearranging the pixel data which constitute the image data inputted into said electro-optic device according to the selection sequence of the scanning line corresponding to said un-scanning sequentially in said electro-optic device,

The data division step to which each of two or more of said data-line drive circuits deals with the input image data generated in said input image data generation step and which is divided for every pixel data, It is characterized by having the input image data transmission step which transmits said input image data divided in said data division step to said electro-optic device for every divided data concerned.

[0038]

Here, this invention is a program for controlling the 13th invention, and since the effectiveness overlaps, it omits a publication.

(1) It is the program which can perform the computer for controlling the 10th invention,

The electro-optics device control program characterized by carrying out the serial transmission of the input image data acquired by said input image data acquisition means to each of two or more of said data-line drive circuits based on said predetermined sequence through said control section for said every data block.

[0039]

(2) It is the program which can perform the computer for controlling the 11th invention,

the electro-optics device control program characterized by for said two or more data-line drive circuits boiling the input image data acquired by said input image data acquisition means based on said predetermined sequence, respectively for said every data block, and carrying out a serial transmission.

[0040]

(3) It is based on the numerical group which divided the number of addition which added 1 to the number of scanning lines of said viewing area generated based on said gradation data of bit length N into the numeric value according to the ratio which consists of 2^n values ($n=0, 1$ and $2, \dots (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data. Each optical element corresponding to each scanning line in said viewing area chosen by said scanning-line drive circuit By the selection sequence of said scanning line determined that only the time amount according to the numeric value of 1 chosen in predetermined sequence out of said numerical group whenever the scanning line concerned is chosen can emit light An electro-optics device control program given in any 1 of the 18th invention characterized by performing said un-scanning sequentially, (1), and the (2).

[0041]

(4) In said input image data division step Said input image data is divided for said every scanning line for every data for said several pixel minutes of the 1 scanning line concerned. The pixel data which constitute the divided input image data concerned for every scanning line and by rearranging in predetermined sequence for said every group an image processing system control program given in the 19th invention characterized by generating the data block which said two or more data-line drive circuits are alike, respectively, and consists of the corresponding pixel data for the 1 scanning line.

[0042]

(5) said -- an input -- an image -- data transmission -- a step -- setting -- said -- an electro-optic device -- receiving -- said -- plurality -- the data line -- a drive -- a circuit -- every -- dividing -- having had -- said -- an input -- image data -- said -- each -- a data block -- it can set -- said -- a pixel -- a data list -- order -- being based -- parallel transmission -- carrying out -- coming -- **** -- things -- the description -- ** -- carrying out -- (-- four --) -- a publication -- an image

processing system -- a control program .

(6) As for said two or more scanning lines, the serial number is matched according to the order of a list of the scanning line concerned,

An image processing system control program given in any 1 of the 19th invention characterized by transmitting the number data in which said scanning line is shown for every divided input image data concerned in said input image data transmission step in case said divided input image data is transmitted to said electro-optic device, (4), and the (5).

[0043]

(7) Said input image data generation step,

Bit length N of the gradation data in which the luminescence gradation of said optical element is shown, While acquiring the numerical group which divided the number of addition which added 1 to the total of said scanning line into the numeric value according to the ratio which consists of 2 n values ($n=0, 1$ and $2, \dots, (N-1)$) of the number-of-bits individual of the bit string which constitutes said gradation data, The serial number is matched with each of said scanning line according to the order of a list, Let a predetermined number be the initial value corresponding to the least significant bit (the 0th figure) of the bit string which constitutes said gradation data among the serial numbers matched with said scanning line,

Let what added the largest numeric value to the initial value corresponding to said least significant bit among the numeric values included in said numerical group be the initial value of said scanning line corresponding to the most significant bit (N-1) (eye a digit) of the bit string which constitutes said gradation data,

About other bits between said most significant bits and said least significant bits said -- others -- the order from the larger one of the bit digit count of a bit -- being concerned -- others -- among said initial value corresponding to the bit of 1 carry of the bit digit count of a bit, and the numeric value included in said numerical group from the smaller one -- being concerned -- others -- the value which added the numeric value of eye ***** value watch for 1 to the bit digit count of a bit -- being concerned -- others -- as the initial value of a bit -- matching,

First, 1st processing which chooses the scanning line of the serial number which the initial value corresponding to said least significant bit shows, next chooses in order the scanning line of the serial number which said initial value corresponding to said most significant bit and each bit which it shifted from this bit 1 bit at a time in order towards the bit before [one] the least significant bit shows, respectively,

2nd processing which makes said scanning-line drive circuit drive the scanning line of the selected number concerned whenever it chooses said scanning line,

3rd processing which updates the value to the minimum value of said serial number when the value corresponding to each bit of said gradation data after said addition exceeds the value which subtracted 1 from the total of said scanning line, while adding 1 to the value matched with each bit of said gradation data, respectively,

The 4th processing which chooses the scanning line corresponding to the value matched with each bit of said gradation data after said 3rd processing in the same sequence as said 1st processing is included, The 19th invention characterized by to determine the selection sequence of said scanning line and to generate said input image data based on the determined selection sequence concerned by repeating said 2nd processing - the 4th aforementioned processing, and performing them until all the scanning lines in said viewing area are chosen for every bit of the bit string which constitutes said gradation data, (4), or an image processing system control program given in any 1 of (6).

[0044]

[Embodiment of the Invention]

Hereafter, the gestalt of operation of this invention is explained based on a drawing. Drawing 1 thru/or drawing 13 are drawings showing the gestalt of operation of the image display system concerning this

invention.

First, the image display structure of a system concerning this invention is explained based on drawing 1. Drawing 1 is the block diagram showing the configuration of the 1st of the gestalt of operation of the image display system concerning this invention.

[0045]

The image display system 1 in the gestalt of the 1st operation has composition containing an image processing system 10 and an electro-optic device 11.

The image processing system 10 has input image data generation section 10a, input image data division section 10b, frame memory 10c, and composition containing 10d of input image data transmission sections.

[0046]

Input image data generation section 10a performs processing which generates the input image data which rearranged the pixel data in the image data acquired from equipments, such as PC (PersonalComputer), according to the selection sequence of the scanning line in the image display by an electro-optic device 11 un-scanning sequentially.

the 1- which constitutes data-line mechanical-component 11c to which an electro-optic device 11 mentions the input image data by which input image data division section 10b was generated in input image data generation section 10a later -- processing which data-line drive circuit [4th /a / 111 /- 111d] each treats and which is divided for every data is performed.

[0047]

Frame memory 10c is the memory for memorizing image data, in order to perform processing in each part. This memory is equipped with two storage regions, and each storage region has only the capacity which can memorize the image data for one sheet.

10d of input image data transmission sections gives the number of the scanning line corresponding to the data concerned for the input image data by which division was carried out [above-mentioned], and they transmit it to an electro-optic device 11 with a 4-bit data bus.

[0048]

Although not illustrated here, the image processing system 10 is equipped with processors, such as CPU (Central Processing Unit) for performing the control program for controlling each part of the above, and ROM (Read Only Memory) the program concerned was remembered to be, and various processings described above by reading and performing a control program from said ROM are performed. Moreover, you may realize as hardware of not only this configuration but dedication.

[0049]

The electro-optic device 11 has composition containing panel 11a, scanning-line mechanical-component 11b, data-line mechanical-component 11c, 11d of control sections and input image data acquisition section 11e, and Rhine memory 11f.

The pixel circuit which changes including a switching transistor, a driving transistor, an optical element, and a retention volume capacitor is established in the intersection of two or more scanning lines and two or more data lines in the shape of a matrix, and panel 11a is constituted. And a gradation indication of the image is given on a panel by controlling the luminescence time amount of said optical element according to the bit length of the gradation data mentioned later.

[0050]

Scanning-line mechanical-component 11b drives the scanning line by control of 11d of control sections mentioned later based on the selection sequence of the scanning line in un-scanning [which is included in the input image data acquired from the image processing system 10] sequentially.

data-line mechanical-component 11c -- the 1- it consists of the 4th data-line drive circuit 111a-111d, and the data line is driven by control of 11d of control sections mentioned later.

[0051]

11d of control sections makes the scanning line of an image display field [in / with various control

signals, and / by un-scanning sequentially / in them / panel 11a] choose in specific sequence, and they read input image data from Rhine memory 11f, carry out the serial transmission of this data to data-line mechanical-component 11c which has more than one, and make the pixel circuit corresponding to the selected scanning line concerned drive. [scanning-line mechanical-component 11b]

[0052]

Input image data acquisition section 11e acquires the input image data block which consists of the divided input image data from an image processing system 10 for every predetermined timing.

The pixel circuit which constitutes panel 11a in the gestalt of this operation here In addition to the drive of the scanning line by scanning-line mechanical-component 11b and data-line mechanical-component 11c, and the data line, the bright signal supplied through the data line from 11d of control sections high, Or while [at which the bright signal was written in with high] the actuation is controlled according to being written in with low and the scanning line is driving, an optical element is made to emit light, and when written in with low, an optical element is not made to emit light, in spite of being absent. Moreover, let an optical element be an electroluminescent element in the gestalt of this operation.

[0053]

Rhine memory 11f, it is the memory for memorizing the input image data from an image processing system 10, it stands in a row, and in order to perform writing of data, and read-out of data, it has two storage regions.

Furthermore, based on drawing 2 , the structure of the data transmission from 11d of control sections to data-line mechanical-component 11c of the image display system 1 in the gestalt of the 1st operation is explained. Drawing 2 is the block diagram showing a data-line mechanical-component 11c, 11d [of control sections], and Rhine memory 11f detailed configuration.

[0054]

it is shown in drawing 2 -- as -- data-line mechanical-component 11c -- the 1- it has composition including the 4th data-line drive circuit 111a-111d. If the data line in panel 11a is expressed with the data lines 0-15 here, 1st data-line drive circuit 111a will drive the data lines 0-3, 2nd data-line drive circuit 111b will drive the data lines 4-7, 3rd data-line drive circuit 111c will drive the data lines 8-11, and 111d of 4th data-line drive circuit will drive the data lines 12-15.

[0055]

Moreover, 11d of control sections has composition containing the memory control section 110 which controls Rhine memory 11f.

Moreover, it has composition equipped with two storage regions, Rhine memory A112a and Rhine memory B112b, Rhine memory 11f.

and the input image data block 11d of control sections was remembered to be in one of storage regions among Rhine memory 11f Rhine memory A112a and Rhine memory B112b -- reading -- this -- the 1- the 4th data-line drive circuit 111a-111d -- it is alike, respectively and a serial transmission is carried out. Here, in the electro-optic device 11 in the gestalt of this operation, to two Rhine memory 11f storage regions, the writing and read-out processing of an input image data block are parallel, and are performed. For example, suppose that the input image data block rearranged according to un-scanning sequentially to Rhine memory A112a is written in. the 1- of sequential read-out of the input image data block already written in Rhine memory B112b while the gestalt of this operation set and this data block was written in, and the data concerned -- a data-line drive circuit [4th /a / 111 /-111d] serial transmission is performed. next, the 1- of sequential read-out of input image data and the data concerned from Rhine memory A112a in which a new input image data block was written in Rhine memory B112b from which input image data was read, and data were written for the point between them -- a data-line drive circuit [4th /a / 111 /-111d] serial transmission is performed. Thus, to Rhine memory A112a and Rhine memory B112b, it is parallel, and these processings are performed by turns, by the writing of an input image data block, and reading one by one, and the gradation display of the image by un-scanning sequentially is performed.

[0056]

Moreover, the electro-optic device 11 concerning the gestalt of this operation has composition which controls the luminescence time amount of an optical element in the period of one frame using these bit data while using as binary bit data the signal (bright signal) impressed to the data line. That is, the gradation display of an image is performed by controlling the luminescence time amount of an optical element according to the time amount corresponding to each bit of the bit string which constitutes gradation data.

[0057]

Furthermore, more concrete actuation of an image display system is explained based on drawing 3 thru/or drawing 5. The number of scanning lines of a viewing area is 14, and drawing 3 (a) is drawing showing signs that the scanning line in case gradation data are 4 bits is chosen. Drawing 3 (b) It is drawing showing how to count the indicative data in each scanning line. Drawing 4 It is drawing showing the relation of the selection sequence of the scanning line and pixel data in un-scanning sequentially, and drawing 5 is drawing showing the input image data block rearranged into suitable sequence to carry out the serial transmission of the input image data according to the number of the data-line drive circuits of an electro-optic device 11 for every scanning line.

[0058]

First, image data, such as an animation, is inputted into an image processing system 10 from equipments, such as PC. And this image data is memorized by frame memory 10c. Here, frame memory 10c is equipped with two storage regions. Therefore, while write-in processing of image data is performed to one side of the storage region concerned, it is possible for it to be parallel and to perform write-in processing and read-out processing of image data by performing read-out processing of image data, from the storage region of another side. If image data is memorized by frame memory 10c, by input image data generation section 10a, an image processing system 10 will read this image data, and will analyze image data. If this analysis shows size, the color number, etc. of image data next, according to the number of scanning lines of the viewing area acquired from the electro-optic device 11, input image data will be generated by performing the pixel data list substitute in image data according to the sequentially non-scanning order of scanning-line selection. Here, the relation of the scanning-line number and pixel data in the generated input image data comes to be shown in drawing 4.

[0059]

The generated input image data is transmitted to input image data division section 10b. Furthermore, there Information on the data which the number (here four pieces) of the data-line drive circuit acquired from the electro-optic device 11 and the data-line drive circuit concerned deal with (here) They are divided into four groups based on the four above-mentioned data lines each, using as one group the data for several data-line minutes in each scanning line dealt with in each data-line drive circuit. Furthermore, in order to transmit the pixel data for every group of this with the 4-bit data bus according to the number of a data-line drive circuit, the pixel data list substitute for every groups involved is performed. Furthermore, the number which shows the scanning line corresponding to a break and each data block for the pixel data for every group which rearranged is matched with the data block for every scanning line. That is, the input image data D0-D15 (16 bits) which corresponds for every scanning-line number 1 block of D0-D3 corresponding to the group of the data lines 0-3 (4 bits), 1 block of D4-D7 corresponding to the group of the data lines 4-7 (4 bits), It divides into 1 block (4 bits) 4 blocks of D12-D15 corresponding to the group of the 1 block (4 bits) and the data lines 12-15 of D8-D11 corresponding to the group of the data lines 8-11. And as shown in drawing 5, the pixel data of each block are rearranged in order of D0-D3, D4-D7, D8-D11, and D12-D15, respectively, and the scanning-line number corresponding to these blocks is matched.

[0060]

Furthermore, completion of division processing of the input image data for one image performs processing which transmits this input image data to an electro-optic device 11 by 10d of input image

data transmission sections. Here, in the gestalt of this operation, a 4-bit data bus is used and the parallel transmission of the 4 bits of the scanning-line number data is carried out first. Next, the data group (4 bits) for every data-line drive circuit is transmitted in 4 steps per every bit. As shown in drawing 5, the parallel transmission of the 4-bit input image data block of (D0, D4, D8, D12) is carried out after transmission of a scanning-line number. That is, henceforth The parallel transmission of the input image data for every scanning line is carried out in the order of 4 bits of (D1, D5, D9, D13), 4 bits of (D2, D6, D10, D14), and 4 bit [of (D3, D7, D11, D15)] **. Here, in the gestalt of this operation, these 4 bits data are called the data for transmission.

[0061]

On the other hand, in an electro-optic device 11, acquisition of the data for transmission by which parallel transmission is carried out 4 bits at a time from an image processing system 10 memorizes this data through 11d of control sections by input image data acquisition section 11e to either of two Rhine memory 11f storage regions (Rhine memory A112a and RAIMMEMORIB112b). In addition, the data of the scanning-line number matched with these input image data blocks are transmitted to scanning-line mechanical-component 11b from 11d of control sections. And storage of the input image data for the 1 scanning line (4 blocks) of one side of a storage region with two Rhine memory starts the processing which indicates the image of the input image data by gradation at panel 11a by 11d of control sections, scanning-line mechanical-component 11b, and data-line mechanical-component 11c by un-scanning sequentially.

[0062]

From Rhine memory 11f, 11d of control sections reads the input image data for the 1 scanning line, and it carries out a serial transmission to each data-line drive circuits 111a-111d of data-line drive circuit 11c. Here, as described above, while one data are read between two Rhine memory 11f storage regions (Rhine memory A112a and Rhine memory B112b) and the display process is performed, new data are written in another side. Therefore, the input image data for the 1 scanning line corresponding to the selected scanning-line number is read, and when a serial transmission is carried out in the sequence shown in each data-line drive circuits 111a-111d of data-line mechanical-component 11c at drawing 5, the input image data corresponding to the scanning-line number 8 will newly be written in the storage region of Rhine memory 11f another side by 11d of control sections. The gradation display of the image to panel 11a by un-scanning sequentially is performed by performing writing and read-out of data to juxtaposition to two Rhine memory 11f storage regions, and driving the target pixel circuit to such timing, according to the selection timing of the scanning line by the timing controller of scanning-line mechanical-component 11b. that is, sequentially non-scanning order -- and since input image data is rearranged into the order suitable for a serial transmission, in 11d of control sections, processing of a data list substitute etc. becomes unnecessary.

[0063]

Furthermore, gradation display processing of the image by un-scanning sequentially in an electro-optic device 11 is explained more to a detail. Here, the case of 4 bits of bit length of the 14 number of scanning lines of the viewing area of panel 11a and gradation data and number of pixels 224 (14x16) individual of a viewing area is explained as an example. However, suppose that color data (RGB) are not taken into consideration with the gestalt of this operation.

[0064]

First, the decision approach of the selection sequence of the scanning line when making bit length of 14 and gradation data into 4 bits for the total of the scanning line is explained concretely. In the gestalt of this operation, decision of the selection sequence of this scanning line is performed as a program at an image processing system 10 side, and is performed because an image processing system 10 acquires the total and gradation data (display capacity data) of the scanning line from an electro-optic device 11.

[0065]

A program will generate the numerical group which divided first 15 which added 1 to the total 14 of the

scanning line according to the ratio which consists of 2ⁿ values (n= 0, 1 and 2, ..., (N-1)) of the number-of-bits individual of the bit string which constitutes the gradation data of bit length N, if the total and gradation data (display capacity data) of the scanning line are acquired. That is, since bit length N of gradation data is 4 bits, the value 15 which added 1 to the total of the scanning line by the ratio of 20:21:22:23= 1:2:4:8 is divided. In this case, it can divide into 1:2:4:8 exactly. Therefore, it can divide into four numeric values, 1, 2, 4, and 8, according to each ratio.

[0066]

Next, the serial number of 0-13 is matched with each of the scanning line of 14 totals. And the serial number 0 of the scanning line (the initial scanning line is called henceforth) first chosen as LSB (the 0th bit) of gradation data is set up as initial value. Next, 8 [largest] is added to the serial number 0 of the scanning line chosen before one among said divided numeric values to the triplet eye (MSB) of gradation data, and this serial number 8 is set up as the serial number of the initial scanning line. Furthermore, 4 [large] to the 2nd is added to the serial number 8 of the scanning line chosen before one among said divided numeric values to the 2nd bit of gradation data, and this 12 is set up as the serial number of the initial scanning line. In addition, in this case, although 2 [large] to the 3rd is further added to the serial number 12 chosen before one among said divided numeric values to the 1st bit of gradation data, since the numeric value after addition exceeds the serial number 13, when 14 of an addition result is divided by the total 14 of the scanning line, (0) is set up not much as the serial number of the initial scanning line. In addition, since it is set to 15 / 14= 1 (not much 1) in the case of 15 which added 3 to 12, the serial number of the initial scanning line in this case is set to 1.

[0067]

Therefore, to LSB in 4 bits of bit length of gradation data, the serial number 0 will be set up as initial value, the serial number 8 will be set up as initial value to MSB, the serial number 12 will be set up as initial value to the 2nd bit, and the serial number 0 will be set up as initial value to the 1st bit.

Thus, according to the bit length of gradation data, the numeric value which turned said divided numeric value to the small thing, and added it to the serial number of the scanning line chosen before one as described above in order from the large thing determines the serial number of the initial scanning line corresponding to each bit of gradation data.

[0068]

Furthermore, the scanning line of the serial number which corresponds this determined initial scanning line in order of the initial scanning line corresponding to LSB (the 0th bit) of gradation data, the initial scanning line corresponding to MSB (triplet eye), the initial scanning line corresponding to the 2nd bit, and the initial scanning line corresponding to the 1st bit, respectively is chosen, and each pixel of the selected scanning line is driven. And after selection of each scanning line adds 1 to the serial number of the initial scanning line corresponding to each bit, respectively. Under the present circumstances, when the result of having added 1 to the initial value corresponding to each bit exceeds the value (here 13) which subtracted 1 from the total of the scanning line, that addition result is set to 0. That is, the 13th scanning line is chosen, and when 1 is added to the serial number 13, it is referred to as 0 which is the minimum value of the serial number of the scanning line, without making the addition result into the numeric value (14) exceeding the serial number 13 of the scanning line. Therefore, the 0th scanning line will be chosen in the next processing. The selection sequence of each bit of gradation data is LSB->MSB-> "high-order-bit -> lower bit between LSB and MSB" ->LSB->MSB->... It is carried out in sequence. Namely, 0 bit -> triplet eye ->2 bit ->1 bit ->0 bit -> triplet eye ->2 bit -> it becomes the repeat of ... When the 0th scanning line, the 8th scanning line, the 12th scanning line, and the 0th scanning line are chosen corresponding to each bit of gradation data, that is, henceforth Sequential selection of the scanning line of the serial number which added 1 to the serial number of the scanning line chosen before [one] corresponding to each bit so that the 1st scanning line, the 9th scanning line, the 13th scanning line, and the 1st scanning line may be chosen, respectively is made, and each pixel is driven.

[0069]

That is, as shown in drawing 3 (a), in un-scanning sequentially, the scanning line responds to each bit of gradation data, and it is 0th with a scanning-line $\rightarrow 0$ position of with a scanning-line $\rightarrow 12$ position of scanning-line $\rightarrow 8$ position scanning-line $\rightarrow \dots$ It is chosen in order.

Furthermore, if a viewing area is expressed setting to S0-S13 the number which shows the scanning line as well as the above-mentioned serial number, and using the pixel (input image data) to each scanning line as D0-D15, as shown in drawing 3 (b), the number of pixels per scanning line will become 16 pieces.

[0070]

Therefore, in order to perform above-mentioned un-scanning sequentially, input image data will be rearranged in the sequence shown in drawing 5 in an image processing system 10, and will be transmitted to an electro-optic device 11 after the above-mentioned division processing. Here, suppose that the pixels D0-D15 in the n-th scanning line ($n = 0, 1, 2, \dots, 13$) S_n are expressed as $(S_n, D0) (S_n, D15)$. Moreover, since it will be chosen for every bit of gradation data, each scanning line will be chosen 4 times, while a gradation indication of the one image is given. Here, if its attention is paid to the scanning line S0, the scanning line S0 will be chosen, as the 1st time was chosen by T0, and it was called the 3rd time by the 2nd time and T10 and it called it the 4th time by T25 by T3. If the time interval is investigated, in T0 to T2, it is 31 from 3 and T3 by 15 and T25 to T55 by T9 7 and T10 to T24. That is, spacing from the first luminescence to the 2nd luminescence is 3, and a light emitting device is understood that luminescence is performed by the ratio of 3:7:15:31 as the 15 or 5th time called [the 3rd time / the 7 or 4th time] it 31.

Furthermore, based on drawing 6, the flow of acquisition processing of the image data in an image processing system 10 is explained. Drawing 6 is a flow chart which shows acquisition processing of the image data in an image processing system 10. Here, a storage region with two frame memory 10c is called a storage region 1 and a storage region 2, respectively.

[0071]

As shown in drawing 6, it shifts to step S600 first, when judged with having judged and acquired whether image data was acquired (Yes), it shifts to step S602, and when that is not right, (No) stands by until it acquires.

F1 which is a flag corresponding to the storage region 1 of frame memory 10c when it shifts to step S602 judges whether it is a set condition (condition that 1 was set to the specified register), when judged with it being in a set condition (Yes), it shifts to step S604, and when that is not right, (No) shifts to step S612.

[0072]

When it is in the condition that unsettled image data was memorized in the storage region 1 of frame memory 10c when F1 was in a set condition in the gestalt of this operation and F1 is a cleared condition (condition that 0 was set to the specified register) here It becomes under writing of the condition that image data [finishing / the processing to the storage region 1 of frame memory 10c] was memorized, the condition that nothing is memorized, or image data.

[0073]

F2 which is a flag corresponding to the storage region 2 of frame memory 10c when it shifts to step S604 judges whether it is a set condition (condition that 1 was set to the specified register), when judged with it being in a set condition (Yes), it shifts to step S606, and when that is not right, (No) shifts to step S608.

When F2 is in a set condition like F1 in the gestalt of this operation, here When it is in the condition that unsettled image data was memorized in the storage region 2 of frame memory 10c and F2 is a cleared condition (condition that 0 was set to the specified register) It becomes under writing of the condition that image data [finishing / the processing to the storage region 2 of frame memory 10c] was memorized, the condition that nothing is memorized, or image data.

[0074]

When it shifts to step S606, the writing of the data to frame memory 10c is forbidden, and it shifts to step S602.

That is, it is in the condition that unsettled image data is memorized by both the storage region 1 of frame memory 10c, and the storage region 2, and in this case, processing of step S602 – step S606 will be repeated, and will be performed until one side is processed.

[0075]

On the other hand, when it shifts to step S608, the inputted image data is memorized to the storage region 2 corresponding to F2, and it shifts to step S610 in it.

At step S610, the flag F2 corresponding to the storage region 2 of frame memory 10c is set, and it shifts to step S600.

Moreover, in step S602, when F1 shifts to step S612 in a cleared condition, the inputted image data is memorized to the storage region 1 corresponding to F1, and it shifts to step S614 in it.

[0076]

At step S614, the flag F1 corresponding to the storage region 1 of frame memory 10c is set, and it shifts to step S600.

That is, if image data is inputted, it will judge whether the flag is set to the storage region of frame memory 10c, and image data will be memorized to the storage region of the direction where a flag is not set. It is possible to memorize image data by generation processing of input image data etc., by this, if the flag of another storage region is not in a set condition even if the flag of one storage region is in a set condition.

[0077]

Furthermore, based on drawing 7, the flow of generation processing of the data for transmission in an image processing system 10 and transmission processing of the data for transmission is explained.

Drawing 7 is a flow chart which shows generation processing of the data for transmission in an image processing system 10, and transmission processing of the data for transmission.

As shown in drawing 7, it shifts to step S700 first, and through 10d of input image data transmission sections, the number of scanning lines and gradation information on a viewing area are acquired from an electro-optic device 11, and it shifts to step S702. Here, an electro-optic device 11 side acquires a viewing area and the number of gradation supposing the good case of being strange, and when these are immobilization, acquisition of the number of scanning lines and gradation information may acquire information only once first, or may carry out inputting the information beforehand etc.

[0078]

At step S702, in input image data generation section 10a, the acquired image data is analyzed and it shifts to step S704. Here, in the analysis of an image, size (the number of pixels), the color number, etc. of an image are analyzed.

At step S704, in input image data generation section 10a, it judges whether it is in the condition that the flag F1 corresponding to the storage region 1 of frame memory 10c was set, when judged with it being in the set condition (Yes), it shifts to step S706, and when that is not right, (No) shifts to step S720.

[0079]

When it shifts to step S706, according to the sequentially non-scanning image data selection Ruhr and sequence, an image data block is read from the storage region of frame memory 10c corresponding to the set flag, and it shifts to step S708.

At step S708, in input image data generation section 10a, based on the number of scanning lines and gradation information on an electro-optic device 11, the pixel data list substitute in image data is performed, input image data is generated, the generated input image data concerned is transmitted to input image data division section 10b, and it shifts to step S710.

[0080]

As the information on data-line mechanical-component 11c is acquired from an electro-optic device 11 and described above at step S710 based on the information on this data-line mechanical-component

11c Input image data is divided into the data block for every scanning line according to the number of data-line drive circuits. And by rearranging the pixel data of each data block which correspond for every data-line drive circuit according to the parallel transmission by the 4-bit data bus, the data for transmission are generated and it shifts to step S712.

[0081]

At step S712, in input image data transmission section 10c, a scanning-line number is added to said generated data for transmission, and it shifts to step S714.

At step S714, it transmits to an electro-optic device 11 at the sequence which rearranged the data for transmission with which the scanning-line number concerned was added in step S710, and shifts to step S716.

[0082]

At step S716, when judged with having judged whether transmission of the image data for one image was completed, and having ended (Yes), it shifts to step S718, and when that is not right, (No) shifts to step S706.

When it shifts to step S718, the flag of the storage region corresponding to the image data which performed transmitting processing is cleared, and it shifts to step S700.

[0083]

Moreover, it judges whether it is in the condition that the flag F2 was set in input image data generation section 10a when a flag F1 was not set but it shifted to step S720 in step S704, when judged with it being in the set condition (Yes), it shifts to step S706, and when that is not right, (No) shifts to step S704.

[0084]

By that is, the thing for which step S700 – step S720 are processed From the storage region which has a flag corresponding to the storage region of frame memory 10c in a set condition An image data block is read according to the image data selection Ruhr in un-scanning sequentially, and the selection sequence of the scanning line. Furthermore, based on the information on data-line mechanical-component 11c, process the read image data block concerned, generate the data for transmission, and the scanning-line number corresponding to the data for transmission concerned is added. The thing to which this scanning-line number was added and for which input image data is transmitted to an image display device 11 for every data is possible.

[0085]

And since the flag of this storage region is reset after transmission processing of the input image data corresponding to the selected storage region is completed, in processing of the above-mentioned step S600 – step S614, the writing of image data is attained in this storage region.

That is, since a flag will be in a set condition during generation of the data for transmission, or transmission, in processing of the above-mentioned step S600 – step S614, image data cannot be written in to the storage region. However, in one storage region, while generation or transmission of the data for transmission is performed, it is possible to perform write-in processing of image data to the storage region of another side where the flag is reset.

[0086]

therefore, the case where, as for write-in processing of the image data to the storage region 1 and storage region 2 of frame memory 10c, and read-out processing (transmission processing) of image data, image data has been sent continuously -- each field -- receiving -- alternation -- and it will be carried out to juxtaposition.

Furthermore, based on drawing 8 , the flow of write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data is explained. Drawing 8 is a flow chart which shows write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data.

[0087]

As shown in drawing 8 , it shifts to step S800 first, and in 11d of control sections, when judged with

having judged and inputted whether the data for transmission in every 4 bits described above from the image processing system 10 were inputted (Yes), it shifts to step S802, and when that is not right, (No) stands by until it is inputted.

It judges whether it is in the condition (condition that 1 was set to the specified register) that the flag FA corresponding to Rhine memory A112a was set in 11d of control sections when it shifted to step S802, when judged with it being in the set condition (Yes), it shifts to step S804, and when that is not right, (No) shifts to step S814.

[0088]

When FA is in a set condition in the gestalt of this operation here, it is in the condition that unsettled image data was memorized by Rhine memory 11f Rhine memory A112a. When FA is a cleared condition (condition that 0 was set to the specified register), it is set to Rhine memory 11f Rhine memory A112a under writing of the condition that image data [finishing / processing] is memorized, the condition that nothing is memorized, or image data.

[0089]

It judges whether it is in the condition (condition that 1 was set to the specified register) that the flag FB corresponding to Rhine memory B112b was set in 11d of control sections when it shifted to step S804, when judged with it being in the set condition (Yes), it shifts to step S806, and when that is not right, (No) shifts to step S808.

[0090]

When FB is in a set condition like FA in the gestalt of this operation, here When it is in the condition that the unsettled input image data block was memorized by Rhine memory 11f Rhine memory B112b and FB is a cleared condition (condition that 0 was set to the specified register) It is set to Rhine memory 11f Rhine memory B112b under writing of the condition that image data [finishing / processing] is memorized, the condition that nothing is memorized, or image data.

[0091]

When it shifts to step S806, in 11d of control sections, the writing of Rhine memory 11f data is forbidden, and it shifts to step S802.

On the other hand, when it shifts to step S808, 11d of control sections shifts the data for transmission in every 4 bits acquired to Rhine memory B112b to which Flag FB corresponded to the write-in step S810.

[0092]

At step S810, in 11d of control sections, when judged with having judged and written in whether the data for transmission for the 1 scanning line were written in (Yes), it shifts to step 812, and when that is not right, (No) shifts to step S808.

When it shifts to step S812, Flag FB is set and it shifts to step S800.

[0093]

Moreover, when Flag FA shifts to step S814 instead of a set condition in step S802, 11d of control sections shifts the data for transmission in every 4 bits acquired to Rhine memory A112a to which Flag FA corresponded to the write-in step S816.

At step S816, in 11d of control sections, when judged with having judged and written in whether the data for transmission for the 1 scanning line were written in (Yes), it shifts to step S818, and when that is not right, (No) shifts to step S814.

[0094]

When it shifts to step S818, Flag FA is set and it shifts to step S800.

That is, by processing of the above-mentioned step S800 – step S818, it judges whether Flag FA or Flag FB is set, and data are not written in the Rhine memory to which the flag is set, but it writes in it to the Rhine memory which is not set.

[0095]

Furthermore, based on drawing 9 , the flow of display processing of the image by un-scanning

sequentially in an electro-optic device 11 is explained. Drawing 9 is a flow chart which shows the display process of the image by un-scanning sequentially in an electro-optic device 11.

As shown in drawing 9, it shifts to step S900 first, and judges whether 11d of control sections is in the condition that the flag FA corresponding to Rhine memory A112a was set, when judged with it being in the set condition (Yes), it shifts to step S902, and when that is not right, (No) shifts to step S910.

[0096]

When it shifts to step S902, 11d of control sections reads the input image data for the 1 scanning line written in Rhine memory A112a in Rhine memory 11f, and they shift to step S904.

At step S904, the serial transmission of the data read in step S902 is carried out to each data-line drive circuits 111a-111d of data-line mechanical-component 11c, and it shifts to step S906.

[0097]

At step S906, 11d of control sections checks that transmission of input image data has been completed, they clear the flag FA corresponding to Rhine memory A112a, and shift to step S908.

At step S908, based on the input image data for the 1 read scanning line, 11d of control sections controls scanning-line mechanical-component 11b and data-line mechanical-component 11c, they perform gradation display processing of the image by un-scanning sequentially, and shift to step S900.

[0098]

On the other hand, when judged with judging and setting whether the flag FB corresponding to Rhine memory B112b is set when it shifts to step S910 (Yes), it shifts to step S912, and when that is not right, (No) shifts to step S900.

When it shifts to step S912, 11d of control sections reads the input image data for the 1 scanning line written in Rhine memory B112b in Rhine memory 11f, and they shift to step S914.

[0099]

At step S914, the serial transmission of the data read in step S912 is carried out to each data-line drive circuits 111a-111d of data-line mechanical-component 11c, and it shifts to step S916.

At step S916, 11d of control sections checks that transmission of input image data has been completed, they clear the flag FB corresponding to Rhine memory B112b, and shift to step S908.

[0100]

By that is, the thing for which processing of step S900 – step S916 is repeated, and is performed The input image data for the 1 scanning line is read from the storage region which has either the flag FA corresponding to Rhine memory A112a or Rhine memory B112b which is a Rhine memory 11f storage region, or FB in a set condition. Based on the scanning-line number contained in the read input image data concerned, scanning-line mechanical-component 11b is driven, further, the pixel circuit corresponding to the scanning line chosen by driving data-line mechanical-component 11c is driven, and the gradation display of an image is performed.

[0101]

And since the flag of this storage region is reset after read-out processing of the input image data for the 1 scanning line from the selected storage region is completed, in processing of the above-mentioned step S800 – step S818, the writing of the input image data transmitted to this storage region as data for transmission in every 4 bits is attained.

That is, since a flag will be in a set condition while data are read from the Rhine memory, in processing of the above-mentioned step S800 – step S818, write-in processing of an input image data block cannot be performed to the storage region. However, in one storage region, while read-out processing of data is performed, it is possible to perform write-in processing of data to the storage region of another side where read-out processing is completed and the flag is reset.

[0102]

therefore, the input image data to which write-in processing of the input image data to Rhine memory 11f Rhine memory A112a and Rhine memory B112b and read-out processing of input image data are sent continuously -- receiving -- each field -- alternation -- and it will be carried out to juxtaposition.

Furthermore, based on drawing 10 and drawing 11, the gestalt of the 2nd operation concerning this invention is explained. Drawing 10 is the block diagram showing the configuration of the image display system 2 in the gestalt of the 2nd operation, and drawing 11 is the block diagram showing the detailed configuration of data-line mechanical-component 11c'.

[0103]

The image display system 2 in the gestalt of the 2nd operation has composition containing an image processing system 10 and an electro-optic device 11.

The image processing system 10 has input image data generation section 10a, input image data division section 10b, frame memory 10c, and composition containing 10d of input image data transmission sections.

[0104]

Input image data generation section 10a performs processing which generates the input image data which rearranged the pixel data in the image data acquired from equipments, such as PC (Personal Computer), according to the selection sequence of the scanning line in the image display by an electro-optic device 11 un-scanning sequentially.

the 1- which constitutes data-line mechanical-component 11c to which an electro-optic device 11 mentions the input image data by which input image data division section 10b was generated in input image data generation section 10a later -- processing which data-line drive circuit [4th /a / 111 /- 111d] each treats and which is divided for every data is performed.

[0105]

Frame memory 10c is the memory for memorizing image data, in order to perform processing in each part. This memory is equipped with two storage regions, and each storage region has only the capacity which can memorize the image data for one sheet.

10d of input image data transmission sections gives the number of the scanning line corresponding to the data concerned to the input image data by which division was carried out [above-mentioned], and they transmit it to an electro-optic device 11 by 4-bit bus.

[0106]

Although not illustrated here, the image processing system 10 is equipped with processors, such as CPU (Central Processing Unit) for performing the control program for controlling each part of the above, and ROM (Read Only Memory) the program concerned was remembered to be, and various processings described above by reading and performing a control program from said ROM are performed. Moreover, you may realize as hardware of not only this configuration but dedication.

[0107]

The electro-optic device 11 has composition containing panel 11a, scanning-line mechanical-component 11b', data-line mechanical-component 11c', and input image data acquisition section 11e.

The pixel circuit which changes including a switching transistor, a driving transistor, an optical element, and a retention volume capacitor is established in the intersection of two or more scanning lines and two or more data lines in the shape of a matrix, and panel 11a is constituted. And a gradation indication of the image is given on a panel by controlling the luminescence time amount of said optical element according to the bit length of the gradation data mentioned later.

[0108]

Scanning-line mechanical-component 11b' drives the scanning line based on the selection sequence of the scanning line in un-scanning [which is included in the input image data acquired from the image processing system 10] sequentially. In the gestalt of this operation here, scanning-line mechanical-component 11b is equipped with the timing controller which controls the selection timing of the scanning line based on the scanning-line number data contained in the divided input image data.

[0109]

data-line mechanical-component 11c' -- the 1- 4th data-line drive circuit 111a' -- it consists of -111d' and each data-line drive circuit 111a' - 111d' is equipped with the Rhine memory which remembers input

image data to be a driver for driving the data line, and the memory controller which controls the Rhine memory concerned.

For every predetermined timing, from an image processing system 10, input image data acquisition section 11e acquires the input image data which consists of the divided input image data, and carries out the serial transmission of this data to each of each data-line drive circuit 111a' - 111d'.

[0110]

Furthermore, based on drawing 11, the detailed configuration of data-line mechanical-component 11c' is explained.

Data-line mechanical-component 11c' has composition containing the 1st control-section 110a which consists of Rhine memory and a memory control section - the 110d of the 4th control section, and 1st data-line drive circuit 111a' - 111d' [of data-line drive circuits of ** a 4th]. Here, the Rhine memory is equipped with two storage regions A and B of the capacity which can memorize 4-bit data. Moreover, if the data line in panel 11a is expressed with the data lines 0-15, 1st data-line drive circuit 111a' will drive the data lines 0-3, 2nd data-line drive circuit 111b' will drive the data lines 4-7, 3rd data-line drive circuit 111c' will drive the data lines 8-11, and 111d' [of data-line drive circuits of ** a 4th] will drive the data lines 12-15.

[0111]

moreover, it is shown in drawing 11 -- as -- the 1st - the 4th control section 110a-110d, and the 1-4th data-line drive circuit 111a' - 111d' support one to one, respectively.

therefore, said the 1- to which the serial transmission of the 1st - the 4th control section 110a-110d is carried out from input image data acquisition section 11e -- the input image data divided into the 4th data-line drive circuit 111a'-111d' is transmitted to a corresponding data-line mechanical component.

[0112]

Here, first of all, the 1st - the 4th control section 110a-110d write the input image data transmitted from the image processing system 10 in either of the storage regions with two Rhine memory. Next, this written-in input image data is read and parallel transmission is carried out to each data-line drive circuit. During read-out of this input image data and transmission processing, processing which writes in new input image data is performed in the storage region of another side. Henceforth, processing transmitted to the data-line drive circuit which reads data and corresponds from one side of the storage region concerned, and processing which writes the new input image data from input image data acquisition section 11e in another side while the processing concerned is performed are performed to juxtaposition.

[0113]

In addition, in the gestalt of the 1st operation, the gestalt of this operation reads input image data from Rhine memory 11f, and minds 11d of control sections. As opposed to having carried out the serial transmission of this data to each data-line drive circuits 111a-111d of data-line mechanical-component 11c The 1st of data-line mechanical-component 11c' - the 4th control section 110a-110d were equipped with the memory controller which controls the Rhine memory and the memory concerned, respectively, and are equipped with the timing controller for scanning-line mechanical-component 11b' to also drive the scanning line etc. That is, the function of 11d of control sections in the gestalt of the 1st operation is scanning-line mechanical-component 11b' and data-line mechanical-component 11c' with the configuration by which internal organs were carried out, respectively. Therefore, except that the serial transmission of the input image data is carried out from input image data acquisition section 11e to data-line mechanical-component 11c', since the gestalt of the 2nd operation carries out the same actuation as the gestalt of the 1st operation, it omits detailed explanation.

[0114]

Furthermore, based on drawing 12 and drawing 13, the comparison with the conventional transmission approach of image data and the transmission approach of this invention in an electro-optic device is performed. Drawing 12 is drawing showing an example of the conventional transmission approach, and drawing 1313 is drawing showing an example of the transmission approach of this invention. Here, in

drawing 12 and drawing 13 , the 320x240-pixel viewing area is assumed, and color data (RGB) are taken into consideration. Therefore, the data of 320x3 (RGB) individual are needed for every one scanning line. [0115]

As shown in drawing 12 (a), in the conventional approach, it has the composition that a data-line mechanical component and its control section consisted of one IC, and two or more these ICs were prepared to the panel. And an electro-optic device receives the input image data from an image processing system by the external I/F controller in a 32-bit data bus. Furthermore, in the electro-optic device, it has the composition of transmitting the acquired input image data to each IC with the data bus of the number of data which each IC treats. That is, in order to carry out bus transmission of the input image data with the data bus of 32-bit width of face at 32-bit coincidence at each IC and to transmit the data for one image (D0-D959) as shown in drawing 12 (b) when the number of ICs is 15, as shown in drawing, 30 accesses of 1st(D0-D31) -30th (D928-D959) are needed. Moreover, since it is necessary to form the circuit pattern of a substrate so that the data bus of 32-bit width of face may be connected to 15 ICs, respectively, the circuit pattern of a substrate becomes very complicated. Here, in the case of a 4-bit data bus, it comes to show wiring by the bus to drawing 12 (c).

[0116]

It has the composition that a data-line mechanical component and its control section consisted of one IC like the above-mentioned conventional example, and on the other hand two or more these ICs were prepared to the panel in the approach shown in drawing 13 . And an electro-optic device receives the input image data from an image processing system by the external I/F controller in a 15-bit data bus. Furthermore, in an electro-optic device side, the serial transmission of the acquired input image data is carried out to each IC. In this case, 64 accesses are needed for data (D0-D959) transmission for one image. As shown in drawing 13 (b), by the image processing system side, it rearranges into the sequence which deals with the input image data for every scanning line for every IC and which divided for every data and was suitable for the serial transmission, so that it may be easy to transmit in the case of a serial transmission. for example, -- each -- if the serial data to IC0-IC14 is set to SD0-SD14 -- SD0 -- "D0-D63", and SD1 -- "D64-D127", and SD2 -- "D128-D191" ... SD14 is set to "D896-D959." About these, as shown in drawing 13 (b), 1st data are "D0, and D64, D128 and D192... D768, D832, D896", Twond data are "D1, and D65, D129 and D193... They are D769, D833, and D897"... 64th data are "D63, and D127, D191 and D255... It rearranges into the sequence which was suitable for the serial transmission as it was called D831, D895, and D959." Thus, it becomes possible by carrying out the serial transmission of the input image data to simplify the circuit pattern of a substrate as compared with transmission by the above-mentioned bus.

[0117]

As mentioned above, image data is beforehand rearranged by the image processing system 10 side according to the selection sequence of the scanning line in un-scanning sequentially. By and the thing transmitted to an electro-optic device 11 side after dividing for every data which deal with the input image data for every scanning line for every IC and rearranging the data after division into the sequence suitable for a serial transmission further While extract processing of the image data doubled with un-scanning sequentially at the electro-optic device 11 side becomes unnecessary, it becomes possible to carry out the serial transmission of the input image data to a data-line mechanical component easily.

[0118]

Moreover, since input image data is transmitted to an electro-optic device for every input image data for every scanning line and the scanning-line number was matched to each transmission data, the memory space by the side of an electro-optic device 11 can be reduced, and decision processing of the scanning-line number to choose becomes unnecessary further.

Input image data generation section 10a shown in drawing 1 and drawing 10 here It corresponds to an input image data generation means given in the 1st, 8th, 13th, and 17th invention. Input image data division section 10b It corresponds to an input image data division means given in the 1st, 2nd, 13th, and

14th invention. 10d of input image data transmission sections It corresponds to an input image data transmission means given in the 1st, 3rd, 6th, 13th, 15th, and 16th invention. Scanning-line mechanical-component 11b It corresponds to a scanning-line drive circuit given in the 1st, 7th, 8th, 9th, and 12th invention. Data-line mechanical-component 11c It corresponds to the 11th and a data-line drive circuit given in the 13th – the 15th and 19th invention. the 1st – 5th the 9– input image data acquisition section 11e It corresponds to an input image data acquisition means given in the 1st, 4th, 5th, 9th, 10th, and 11th invention. The timing controller of scanning-line mechanical-component 11b' described in the memory control section in data-line mechanical-component 11c' shown in drawing 11 and the sentence corresponds to a control section given in the 1st, 4th, 9th, and 10th invention.

[0119]

In addition, in the gestalt of the above-mentioned implementation, although the configuration to which the image data displayed on an electro-optic device 11 from external devices, such as PC, is transmitted was explained, you may be other configurations, such as a configuration in which not only this but an image processing system is built in PC as a graphics board, and a configuration with which the function of an image processing system is realized as software (device driver) which operates on PC.

[0120]

Moreover, the decision approach of the selection sequence of the scanning line in un-scanning [which was explained in the gestalt of the above-mentioned implementation] sequentially may use not only the above-mentioned approach but an option.

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the image display structure of a system concerning this invention.

[Drawing 2] It is the block diagram showing a data-line mechanical-component 11c, 11d [of control sections], and Rhine memory 11f detailed configuration.

[Drawing 3] The number of scanning lines of a viewing area is 14, (a) is drawing showing signs that the scanning line in case gradation data are 4 bits is chosen, and (b) is drawing showing how to count the indicative data in each scanning line.

[Drawing 4] It is drawing showing the relation of the selection sequence of the scanning line and pixel data in un-scanning sequentially.

[Drawing 5] It is drawing showing the input image data block rearranged into suitable sequence to carry out the serial transmission of the input image data according to the number of the data-line drive circuits of an electro-optic device 11 for every scanning line.

[Drawing 6] It is the flow chart which shows generation processing of the data for transmission in an image processing system 10, and transmission processing of the data for transmission.

[Drawing 7] It is the flow chart which shows write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data.

[Drawing 8] It is the flow chart which shows write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data.

[Drawing 9] It is the flow chart which shows the display process of the image by un-scanning sequentially in an electro-optic device 11.

[Drawing 10] It is the block diagram showing the configuration of the image display system 2 in the gestalt of the 2nd operation.

[Drawing 11] It is the block diagram showing the detailed configuration of data-line mechanical-component 11c'.

[Drawing 12] It is drawing showing an example of the conventional transmission approach.

[Drawing 13] It is the block diagram showing data-line mechanical-component 11c and the detailed configuration of 11d of control sections.

[Description of Notations]

1 -- An image display system, 10 -- An image processing system, 10a -- Input image data generation

section, 10b -- The input image data division section, 10c -- A frame memory, 10d -- Input image data transmission section, 11 -- An electro-optic device, 11a -- A panel, 11b, 11b' -- Scanning-line mechanical component, 11c, 11c' -- A data-line mechanical component, 11d -- A control section, 11e -- Input image data acquisition section, 11f-- Rhine memory and 110a-110d-- 1st - 4th control-section, and 111a-111d-- the 1- the 4th data-line drive circuit and 111a'-111d' -- the 1- the 4th data-line drive circuit and 112a-- the Rhine memory A and the 112b-- Rhine memory B

[Translation done.]

*** NOTICES ***

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1.This document has been translated by computer. So the translation may not reflect the original precisely.

2.**** shows the word which can not be translated.

3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the image display structure of a system concerning this invention.

[Drawing 2] It is the block diagram showing a data-line mechanical-component 11c, 11d [of control sections], and Rhine memory 11f detailed configuration.

[Drawing 3] The number of scanning lines of a viewing area is 14, (a) is drawing showing signs that the scanning line in case gradation data are 4 bits is chosen, and (b) is drawing showing how to count the indicative data in each scanning line.

[Drawing 4] It is drawing showing the relation of the selection sequence of the scanning line and pixel data in un-scanning sequentially.

[Drawing 5] It is drawing showing the input image data block rearranged into suitable sequence to carry out the serial transmission of the input image data according to the number of the data-line drive circuits of an electro-optic device 11 for every scanning line.

[Drawing 6] It is the flow chart which shows generation processing of the data for transmission in an image processing system 10, and transmission processing of the data for transmission.

[Drawing 7] It is the flow chart which shows write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data.

[Drawing 8] It is the flow chart which shows write-in processing of Rhine memory 11f [in an electro-optic device 11] input image data.

[Drawing 9] It is the flow chart which shows the display process of the image by un-scanning sequentially in an electro-optic device 11.

[Drawing 10] It is the block diagram showing the configuration of the image display system 2 in the gestalt of the 2nd operation.

[Drawing 11] It is the block diagram showing the detailed configuration of data-line mechanical-component 11c'.

[Drawing 12] It is drawing showing an example of the conventional transmission approach.

[Drawing 13] It is the block diagram showing data-line mechanical-component 11c and the detailed

configuration of 11d of control sections.

[Description of Notations]

1 -- An image display system, 10 -- An image processing system, 10a -- Input image data generation section, 10b -- The input image data division section, 10c -- A frame memory, 10d -- Input image data transmission section, 11 -- An electro-optic device, 11a -- A panel, 11b, 11b' -- Scanning-line mechanical component, 11c, 11c' -- A data-line mechanical component, 11d -- A control section, 11e -- Input image data acquisition section, 11f -- Rhine memory and 110a-110d -- 1st - 4th control-section, and 111a-111d -- the 1- the 4th data-line drive circuit and 111a'-111d' -- the 1- the 4th data-line drive circuit and 112a -- the Rhine memory A and the 112b -- Rhine memory B

[Translation done.]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-279595

(P2004-279595A)

(43) 公開日 平成16年10月7日 (2004.10.7)

(51) Int. Cl. ⁷

G09G 3/20
G09G 3/36
H05B 33/14
// G02F 1/133

F I

G09G 3/20 641E
G09G 3/20 611A
G09G 3/20 622Q
G09G 3/20 623J
G09G 3/20 623U

テーマコード (参考)

2H093
3K007
5C006
5C080

審査請求 未請求 請求項の数 19 O L (全 33 頁) 最終頁に続く

(21) 出願番号 特願2003-68743 (P2003-68743)
(22) 出願日 平成15年3月13日 (2003.3.13)

(71) 出願人 000002369
セイコーエプソン株式会社
東京都新宿区西新宿2丁目4番1号
(74) 代理人 100066980
弁理士 森 哲也
(74) 代理人 100075579
弁理士 内藤 嘉昭
(74) 代理人 100103850
弁理士 崔 秀▲てつ▼
(72) 発明者 斎藤 英俊
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
Fターム (参考) 2H093 NA16 NC13 NC22 NC23 NC28
NC34 ND06 ND49
3K007 AB03 AB17 AB18 DB03 GA00
最終頁に続く

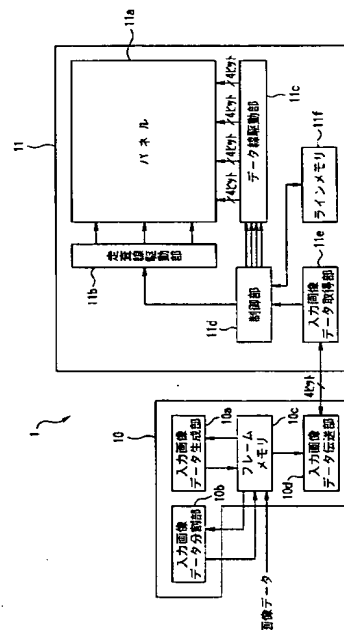
(54) 【発明の名称】 画像表示システム、電気光学装置、画像処理装置及び画像処理装置制御プログラム

(57) 【要約】

【課題】 電気光学装置側のコストを低減するのに好適な画像表示システム、このシステムにおける、電気光学装置、画像処理装置及び画像処理装置制御プログラムを提供する。

【解決手段】 画像処理装置10を、入力画像データ生成部10aと、入力画像データ分割部10bと、フレームメモリ10cと、入力画像データ伝送部10dと、を含んだ構成とし、電気光学装置11を、パネル11aと、走査線駆動部11bと、データ線駆動部11cと、制御部11dと、入力画像データ取得部11eと、ラインメモリ11fと、を含んだ構成とし、画像処理装置10側において、非順次走査における走査線の選択順番に合わせて予め画素データを並び替え入力画像データを生成し、且つ、走査線毎の入力画像データを各データ線駆動回路毎に分割し、更に、シリアル伝送に適した順番に並び替えてから電気光学装置11に伝送する。

【選択図】 図1



【特許請求の範囲】

【請求項1】

画像処理装置と電気光学装置とを備え、前記画像処理装置からの入力画像を前記電気光学装置に表示する画像表示システムであって、

前記電気光学装置は、

光学素子を含む画素がマトリクス状に配列された画素マトリクスと、

前記画素マトリクスの行方向及び列方向のうち一方に沿って配列された画素群にそれぞれ接続する複数の走査線と、

前記画素マトリクスの行方向及び列方向のうち他方に沿って配列された画素群にそれぞれ接続する複数のデータ線と、

前記複数の走査線を、順次1つずつ選択する走査線駆動回路と、

前記光学素子の発光に係る制御信号を前記複数のデータ線のうち少なくとも1つのデータ線に出力するデータ線駆動回路と、

前記走査線駆動回路及び前記データ線駆動回路の動作を制御する制御部と、

前記画像処理装置から伝送された入力画像データを取得する入力画像データ取得手段と、

を備え、前記複数のデータ線は所定数毎のグループに分割され、且つ、前記データ線駆動回路は、前記グループ毎に設けられており、

前記制御部は、前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発効時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示するようになっており、

前記画像処理装置は、

前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成手段と、

前記入力画像データ生成手段によって生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割する入力画像データ分割手段と、

前記入力画像データ分割手段によって分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送手段と、を備えることを特徴とする画像表示システム。

【請求項2】

前記入力画像データ分割手段は、前記1走査線毎に、当該1走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された1走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する1走査線分の画素データから成るデータブロックを生成するようになっていることを特徴とする請求項1記載の画像表示システム。

【請求項3】

前記入力画像データ伝送手段は、前記電気光学装置に対して、前記複数のデータ線駆動回路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づき平行伝送するようになっていることを特徴とする請求項2記載の画像表示システム。

【請求項4】

前記制御部は、前記入力画像データ取得手段によって取得された前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴とする請求項1乃至請求項3のいずれか1項に記載の画像表示システム。

【請求項5】

前記入力画像データ取得手段は、取得した前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴とする請求項1乃至請求項3のいずれか1項に記載の画像表

10

20

30

40

50

示システム。

【請求項6】

前記複数の走査線は、当該走査線の並び順に合わせて通し番号が対応付けられており、前記入力画像データ伝送手段は、前記分割された入力画像データを前記電気光学装置に伝送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す通し番号データを伝送するようになっていることを特徴とする請求項1乃至請求項5のいずれか1項に記載の画像表示システム。

【請求項7】

ビット長 N の前記階調データに基づき生成される、前記表示領域の走査線数に1を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群に基づき、前記走査線駆動回路によって選択された前記表示領域における各走査線に対応した各光学素子が、当該走査線が選択される毎に前記数値群の中から所定の順番で選択される一の数値に応じた時間だけ発光可能なように決定された前記走査線を選択順番によって、前記非順次走査を行うことを特徴とする請求項1乃至請求項6のいずれか1項に記載の画像表示システム。

【請求項8】

前記入力画像データ生成手段は、

前記光学素子の発光階調を示す階調データのビット長 N と、

前記走査線の総数に1を加算した加算数を、前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群と、を取得する一方、

前記走査線のそれぞれに、その並び順に合わせて通し番号を対応付け、

前記走査線に対応付けられた通し番号のうち所定番号を、前記階調データを構成するビット列の最下位ビット(0桁目)に対応する初期値とし、

前記最下位ビットに対応する初期値に、前記数値群に含まれる数値のうち最も大きい数値を加算したものを、前記階調データを構成するビット列の最上位ビット($(N-1)$ 桁目)に対応する前記走査線の初期値とし、

前記最上位ビットと前記最下位ビットとの間にある他のビットについては、前記他のビットのビット桁数の大きい方から順に、当該他のビットのビット桁数の1桁上のビットに対応した前記初期値と前記数値群に含まれる数値のうち、小さいほうから当該他のビットのビット桁数に1を加算した値番目の数値とを加算した値を当該他のビットの初期値として対応付け、

まず、前記最下位ビットに対応する初期値が示す通し番号の走査線を選択し、次に、前記最上位ビットと、このビットから最下位ビットの1つ手前のビットに向けて1ビットずつ順番にシフトした各ビットに対応する前記初期値が示す通し番号の走査線をそれぞれ順番に選択する第1の処理と、

前記走査線を選択する毎に、前記走査線駆動回路に、当該選択された番号の走査線を駆動させる第2の処理と、

前記階調データの各ビットに対応付けられた値にそれぞれ1を加算すると共に、前記加算後の前記階調データの各ビットに対応する値が前記走査線の総数から1を減算した値を超えたときに、その値を、前記通し番号の最小値に更新する第3の処理と、

前記第3の処理後の前記階調データの各ビットに対応付けられた値に対応した走査線を前記第1の処理と同様の順番で選択する第4の処理と、を行う処理部を含み、

前記階調データを構成するビット列の各ビット毎に前記表示領域における走査線が全て選択されるまで、前記第2の処理～前記第4の処理を繰り返し行うことにより前記走査線を選択順番を決定し、当該決定された選択順番に基づき前記入力画像データを生成することとを特徴とする請求項1乃至請求項7のいずれか1項に記載の画像表示システム。

【請求項9】

請求項1記載の画像表示システムにおける前記電気光学装置であって、光学素子を含む画素がマトリクス状に配列された画素マトリクスと、

10

20

30

40

50

前記画素マトリクスの行方向及び列方向のうち一方に沿って配列された画素群にそれぞれ接続する複数の走査線と、

前記画素マトリクスの行方向及び列方向のうち他方に沿って配列された画素群にそれぞれ接続する複数のデータ線と、

前記複数の走査線を、順次1つずつ選択する走査線駆動回路と、

前記光学素子の発光に係る制御信号を前記複数のデータ線のうち少なくとも1つのデータ線に出力するデータ線駆動回路と、

前記走査線駆動回路及び前記データ線駆動回路の動作を制御する制御部と、

前記画像処理装置から伝送された入力画像データを取得する入力画像データ取得手段と、
を備え、前記複数のデータ線は所定数毎のグループに分割され、且つ、前記データ線駆動回路は、前記グループ毎に設けられており、

前記制御部は、前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発効時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示するようになっていることを特徴とする電気光学装置。

【請求項10】

前記制御部は、前記入力画像データ取得手段によって取得された前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴とする請求項9記載の電気光学装置。

【請求項11】

前記入力画像データ取得手段は、取得した前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴とする請求項9記載の電気光学装置。

【請求項12】

ビット長Nの前記階調データに基づき生成される、前記表示領域の走査線数に1を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群に基づき、前記走査線駆動回路によって選択された前記表示領域における各走査線に対応した各光学素子が、当該走査線が選択される毎に前記数値群の中から所定の順番で選択される一の数値に応じた時間だけ発光可能のように決定された前記走査線の選択順番によって、前記非順次走査を行うことを特徴とする請求項9乃至請求項11のいずれか1項に記載の電気光学装置。

【請求項13】

請求項1記載の画像表示システムにおける前記画像処理装置であって、

前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成手段と、

前記入力画像データ生成手段によって生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割する入力画像データ分割手段と、

前記入力画像データ分割手段によって分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送手段と、を備えることを特徴とする画像処理装置。

【請求項14】

前記入力画像データ分割手段は、前記1走査線毎に、当該1走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された1走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する1走査線分の画素データから成るデータブロックを生成するようになっていることを特徴とする請求項13記載の画像処理装置。

【請求項15】

前記入力画像データ伝送手段は、前記電気光学装置に対して、前記複数のデータ線駆動回

10

20

30

40

50

路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づきパラレル伝送するようになっていることを特徴とする請求項14記載の画像処理装置。

【請求項16】

前記複数の走査線は、当該走査線の並び順に合わせて通し番号が対応付けられており、前記入力画像データ伝送手段は、前記分割された入力画像データを前記電気光学装置に伝送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す通し番号データを伝送するようになっていることを特徴とする請求項13乃至請求項15のいずれか1項に記載の画像処理装置。

【請求項17】

前記入力画像データ生成手段は、前記光学素子の発光階調を示す階調データのビット長 N と、前記走査線の総数に1を加算した加算数を、前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群と、を取得する一方、

前記走査線のそれぞれに、その並び順に合わせて通し番号を対応付け、前記走査線に対応付けられた通し番号のうち所定番号を、前記階調データを構成するビット列の最下位ビット(0桁目)に対応する初期値とし、前記最下位ビットに対応する初期値に、前記数値群に含まれる数値のうち最も大きい数値を加算したものを、前記階調データを構成するビット列の最上位ビット($(N-1)$ 桁目)に対応する前記走査線の初期値とし、

前記最上位ビットと前記最下位ビットとの間にある他のビットについては、前記他のビットのビット桁数の大きい方から順に、当該他のビットのビット桁数の1桁上のビットに対応した前記初期値と前記数値群に含まれる数値のうち、小さいほうから当該他のビットのビット桁数に1を加算した値番目の数値とを加算した値を当該他のビットの初期値として対応付け、

まず、前記最下位ビットに対応する初期値が示す通し番号の走査線を選択し、次に、前記最上位ビットと、このビットから最下位ビットの1つ手前のビットに向けて1ビットずつ順番にシフトした各ビットに対応する前記初期値が示す通し番号の走査線をそれぞれ順番に選択する第1の処理と、

前記走査線を選択する毎に、前記走査線駆動回路に、当該選択された番号の走査線を駆動させる第2の処理と、

前記階調データの各ビットに対応付けられた値にそれぞれ1を加算すると共に、前記加算後の前記階調データの各ビットに対応する値が前記走査線の総数から1を減算した値を超えたときに、その値を、前記通し番号の最小値に更新する第3の処理と、

前記第3の処理後の前記階調データの各ビットに対応付けられた値に対応した走査線を前記第1の処理と同様の順番で選択する第4の処理と、を行う処理部を含み、

前記階調データを構成するビット列の各ビット毎に前記表示領域における走査線が全て選択されるまで、前記第2の処理～前記第4の処理を繰り返し行うことにより前記走査線の選択順番を決定し、当該決定された選択順番に基づき前記入力画像データを生成することを特徴とする請求項13乃至請求項16のいずれか1項に記載の画像処理装置。

【請求項18】

請求項9記載の電気光学装置を制御するためのコンピュータが実行可能なプログラムであって、

前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発効時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示することを特徴とする電気光学装置制御プログラム。

【請求項19】

請求項13記載の画像処理装置を制御するためのプログラムであって、

10

20

30

40

50

前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成ステップと、
前記入力画像データ生成ステップにおいて生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割するデータ分割ステップと、
前記データ分割ステップにおいて分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送ステップと、を備えることを特徴とする画像処理装置制御プログラム。

【発明の詳細な説明】

【0001】

10

【発明の属する技術分野】

本発明は、電気光学装置に係り、特に、階調表示による画像の表示ムラを抑えるのに好適な非順次走査処理によって前記電気光学装置に画像を表示するシステムに関する。

【0002】

【従来の技術】

従来、電気光学装置、例えば、電気光学材料として液晶を用いた液晶表示装置は、陰極線管（CRT）に代わるディスプレイデバイスとして、各種情報処理機器や液晶テレビなどの表示部に広く用いられている。ここで、従来の電気光学装置は、例えば、マトリクス状に配列した画素電極や、この画素電極に接続されたスイッチング素子などが設けられた素子基板と、画素電極に対向する対向電極が形成された対向基板と、これら両基板の間に充填された電気光学材料たる液晶とから構成される。そして、このような構成において、ある1本の走査線を選択すると、当該スイッチング素子が導通状態となる。この導通状態の際に、データ線を介し画素電極に対して、階調に応じた電圧の画像信号を印加すると、当該画素電極および対向電極の間の液晶層に画像信号の電圧に応じた電荷が蓄積される。電荷蓄積後、当該スイッチング素子をオフ状態としても、当該液晶層における電荷の蓄積は、液晶層自身の容量性や蓄積容量などによって維持される。このように、各スイッチング素子を駆動させ、蓄積させる電荷量を階調に応じて制御すると、画素毎に液晶の配向状態が変化する。このため、画素毎に濃度が変化するもので、階調表示することが可能となる。

20

【0003】

このとき、各画素の液晶層に電荷を蓄積させるのは一部の期間で良いため、第1に、各走査線を順次選択するとともに、第2に、選択された走査線と交差する画素に、当該画素の階調に応じた電圧を有する画像信号を、対応するデータ線に印加する構成により、走査線およびデータ線を複数の画素について共通化した時分割マルチプレックス駆動が可能となる。

30

【0004】

ところが、データ線に印加される画像信号は、画素の階調に対応する電圧、すなわちアナログ信号である。このため、電気光学装置の周辺回路には、D/A変換回路やオペアンプなどが必要となるので、装置全体のコスト高を招致してしまう。更に、これらのD/A変換回路・オペアンプなどの特性や、各種の配線抵抗などの不均一性に起因して、表示ムラが発生するので、高品質な表示が極めて困難となり、特に高精細な表示を行う場合に顕著となるという問題がある。また、D/A変換回路やオペアンプ等による消費電力の増加等の問題もある。

40

【0005】

そこで、電気光学素子の発光時間を制御して、階調を得る方式が開発されている。この方式においては、データ線に、電気光学素子を発光させるか否かの2値の信号（デジタル信号）を供給すれば良く、画質に悪影響を与える上記したアナログ回路が不要になるといった利点があるが、この制御を行う上で走査線の選択時間がかかり過ぎるといった問題が浮上している。

【0006】

そこで、上記した問題を解決するためのデジタル信号を利用した液晶ディスプレイの駆

50

動方式として、非順次走査方式が開発されている。この方式では、ビット長 N の階調データによって光学素子の発光階調が示される。そして、この階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)の比率に応じた数値群を生成し、この数値群を利用して走査線を非順次に選択する。このように非順次に走査線を選択を行うことで、この光学素子の発光時間が制御される。つまり、発行階調にあわせて発行時間を制御することで、階調表示を行うのである(例えば、特許文献1参照。)

【0007】

また、ディスプレイが大型化すればするほど電気光学装置におけるデータ線駆動回路の数が増加する。電気光学装置は、これら複数のデータ線駆動回路に対して、表示する画像データを、それぞれバスを利用した並列伝送によって伝送している。

10

【0008】

【特許文献1】

特開2001-166730号公報。

【0009】

【発明が解決しようとする課題】

しかしながら、上記非順次走査方式は、通常の順次走査方式に比べて処理が複雑(画素データの並び替え等が必要)になるため、この処理をすべて電気光学装置側で行わせようとすると、十分なフレームメモリと、高速なプロセッサ、あるいは、専用のハードウェア等が必要となり、電気光学装置のコストアップを招くといった問題がある。

【0010】

また、上記したように多数のデータ線駆動回路に対してバスによるデータ伝送を行うと、基板の配線が複雑化し多層基板による立体配線の必要性が出てくるためコストが高くなってしまう。

20

そこで、本発明は、このような従来の技術の有する未解決の課題に着目してなされたものであって、電気光学装置側のコストを低減するのに好適な画像表示システム、このシステムにおける、電気光学装置、画像処理装置及び画像処理装置制御プログラムを提供することを目的としている。

【0011】

【課題を解決するための手段】

上記目的を達成するために、本発明に係る画像表示システムは、画像処理装置と電気光学装置とを備え、前記画像処理装置からの入力画像を前記電気光学装置に表示する画像表示システムであって、

30

前記電気光学装置は、

光学素子を含む画素がマトリクス状に配列された画素マトリクスと、

前記画素マトリクスの行方向及び列方向のうち一方に沿って配列された画素群にそれぞれ接続する複数の走査線と、

前記画素マトリクスの行方向及び列方向のうち他方に沿って配列された画素群にそれぞれ接続する複数のデータ線と、

前記複数の走査線を、順次1つずつ選択する走査線駆動回路と、

前記光学素子の発光に係る制御信号を前記複数のデータ線のうち少なくとも1つのデータ線に出力するデータ線駆動回路と、

40

前記走査線駆動回路及び前記データ線駆動回路の動作を制御する制御部と、

前記画像処理装置から伝送された入力画像データを取得する入力画像データ取得手段と、を備え、前記複数のデータ線は所定数毎のグループに分割され、且つ、前記データ線駆動回路は、前記グループ毎に設けられており、

前記制御部は、前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発光時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示するようになっており、

前記画像処理装置は、

50

前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成手段と、
前記入力画像データ生成手段によって生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割する入力画像データ分割手段と、
前記入力画像データ分割手段によって分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送手段と、を備えることを特徴としている。

【0012】

このような構成であれば、第1の発明である画像表示システムにおける、電気光学装置は、走査線駆動回路によって、複数の走査線を、順次1つずつ選択することが可能であり、データ線駆動回路によって、光学素子の発光に係る制御信号を前記複数のデータ線のうち少なくとも1つのデータ線に出力することが可能であり、制御部によって、前記走査線駆動回路及び前記データ線駆動回路の動作を制御することが可能であり、入力画像データ取得手段によって、画像処理装置から伝送された入力画像データを取得することが可能であり、画像処理装置は、入力画像データ生成手段によって、電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成することが可能であり、入力画像データ分割手段によって、前記入力画像データ生成手段によって生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割することが可能であり、入力画像データ伝送手段によって、前記入力画像データ分割手段によって分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送することが可能である。

【0013】

従って、画像処理装置側で、画像データの画素データを非順次走査に対応した順番に並び替え、且つ、電気光学装置側のデータ線駆動回路毎の取り扱うデータ順に並べ替えてから電気光学装置に伝送するようにしたので、電気光学装置側で画素データを並び替える処理が必要なくなり、フレームメモリの容量の低減や制御部の簡易化、基板配線の簡易化等、電気光学装置側のハードウェア構成を簡易化することが可能となる。よって、コスト低減が可能となる。

【0014】

ここで、上記した光学素子は、例えば、液晶、エレクトロルミネッセンス素子、プラズマディスプレイ、発光ダイオード等である。

また、第2の発明は、第1の発明において、前記入力画像データ分割手段は、前記1走査線毎に、当該1走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された1走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する1走査線分の画素データから成るデータブロックを生成するようになっていることを特徴としている。

【0015】

つまり、入力画像データ分割手段によって、1走査線毎に、当該1走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された1走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する1走査線分の画素データから成るデータブロックを生成することが可能である。

【0016】

従って、データ線駆動回路の個数に応じてグループ分けした1走査線の画素数分のデータを並び替えたデータブロックを各グループ毎に生成することができるので、電気光学装置側の扱いやすいデータの並びで入力画像データを伝送することが可能である。また、入力画像データ分割手段は、1走査線毎の前記画素数分のデータ毎に前記入力画像データを分

10

20

30

40

50

割して、その分割された入力画像データ毎に伝送するので、電気光学装置側のメモリの必要量を低減することが可能となり、電気光学装置にかかるコストを低減することが可能となる。

【0017】

また、第3の発明は、第1又は第2の発明において、前記入力画像データ伝送手段は、前記電気光学装置に対して、前記複数のデータ線駆動回路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づき平行伝送するようになっていることを特徴としている。

つまり、入力画像データ伝送手段によって、電気光学装置に対して、前記複数のデータ線駆動回路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づき平行伝送することが可能である。

10

【0018】

従って、各グループ毎の画素データの並び順に合わせて、電気光学装置に対して画素データを平行に伝送することが可能となり、電気光学装置側において、取り扱いやすいデータの伝送が可能である。

また、第4の発明は、第1乃至第3のいずれか1の発明において、前記制御部は、前記入力画像データ取得手段によって取得された前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴としている。

【0019】

つまり、制御部によって、入力画像データ取得手段によって取得された前記入力画像データの、複数のデータ線駆動回路への伝送処理をそれぞれシリアル伝送で行うことが可能である。従って、バス配線やデータ線駆動回路のそれぞれに平行配線した場合などと比較して、基板配線の簡易化が可能となり、多層基板にする必要がなくなるので、基板や配線にかかるコストの低減が可能となる。

20

【0020】

なお、本発明の場合は、例えば、制御部に、入力画像データを記憶するメモリ及びメモリコントローラが集約されており、非順次走査による画像の階調表示処理も制御部の制御により行うことになる。

また、第5の発明は、第1乃至第3のいずれか1の発明において、前記入力画像データ取得手段は、取得した前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴としている。

30

【0021】

つまり、入力画像データ取得手段によって、当該入力画像データ取得部によって取得された前記入力画像データの、複数のデータ線駆動回路への伝送処理をそれぞれシリアル伝送で行うことが可能である。従って、バス配線やデータ線駆動回路のそれぞれに平行配線した場合などと比較して、基板配線の簡易化が可能となり、多層基板にする必要がなくなるので、基板や配線にかかるコストの低減が可能となる。

【0022】

なお、本発明の場合は、例えば、データ線駆動回路に、入力画像データを記憶するメモリ及びメモリコントローラが含まれており、非順次走査による画像の階調表示処理も各データ線駆動回路によって行われることになる。

40

また、第6の発明は、第1乃至第5のいずれか1の発明において、前記複数の走査線は、当該走査線の並び順に合わせて通し番号が対応付けられており、

前記入力画像データ伝送手段は、前記分割された入力画像データを前記電気光学装置に伝送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す通し番号データを伝送するようになっていることを特徴としている。

【0023】

つまり、入力画像データ伝送手段は、分割された入力画像データを前記電気光学装置に伝

50

送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す番号データを伝送することが可能である。従って、電気光学装置側で走査線の番号を用意する処理を行う必要がなくなり、処理の低減及び制御部の構成の簡易化が可能となり、電気光学装置にかかるコストを低減することが可能となる。

【0024】

また、第7の発明は、第1乃至第6のいずれか1の発明において、ビット長Nの前記階調データに基づき生成される、前記表示領域の走査線数に1を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群に基づき、前記走査線駆動回路によって選択された前記表示領域における各走査線に対応した各光学素子が、当該走査線が選択される毎に前記数値群の中から所定の順番で選択される一の数値に応じた時間だけ発光可能なように決定された前記走査線の選択順番によって、前記非順次走査を行うことを特徴としている。

10

【0025】

つまり、前記表示領域の走査線数に1を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群に基づき、発光素子の発光時間を制御するようにしたので、これにより、大きな表示領域に対して表示ムラの少ない画像を表示することが可能となる。

【0026】

また、第8の発明は、第1～第7のいずれか1の発明において、前記入力画像データ生成手段は、

20

前記光学素子の発光階調を示す階調データのビット長Nと、
前記走査線の総数に1を加算した加算数を、前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群と、を取得する一方、
前記走査線のそれぞれに、その並び順に合わせて通し番号を対応付け、
前記走査線に対応付けられた通し番号のうち所定番号を、前記階調データを構成するビット列の最下位ビット(0桁目)に対応する初期値とし、
前記最下位ビットに対応する初期値に、前記数値群に含まれる数値のうち最も大きい数値を加算したものを、前記階調データを構成するビット列の最上位ビット($(N-1)$ 桁目)に対応する前記走査線の初期値とし、
前記最上位ビットと前記最下位ビットとの間にある他のビットについては、前記他のビットのビット桁数の大きい方から順に、当該他のビットのビット桁数の1桁上のビットに対応した前記初期値と前記数値群に含まれる数値のうち、小さいほうから当該他のビットのビット桁数に1を加算した値番目の数値とを加算した値を当該他のビットの初期値として対応付け、

30

まず、前記最下位ビットに対応する初期値が示す通し番号の走査線を選択し、次に、前記最上位ビットと、このビットから最下位ビットの1つ手前のビットに向けて1ビットずつ順番にシフトした各ビットに対応する前記初期値が示す通し番号の走査線をそれぞれ順番に選択する第1の処理と、

40

前記走査線を選択する毎に、前記走査線駆動回路に、当該選択された番号の走査線を駆動させる第2の処理と、

前記階調データの各ビットに対応付けられた値にそれぞれ1を加算すると共に、前記加算後の前記階調データの各ビットに対応する値が前記走査線の総数から1を減算した値を超えたときに、その値を、前記通し番号の最小値に更新する第3の処理と、

前記第3の処理後の前記階調データの各ビットに対応付けられた値に対応した走査線を前記第1の処理と同様の順番で選択する第4の処理と、を行う処理部を含み、

前記階調データを構成するビット列の各ビット毎に前記表示領域における走査線が全て選択されるまで、前記第2の処理～前記第4の処理を繰り返し行うことにより前記走査線の選択順番を決定し、当該決定された選択順番に基づき前記入力画像データを生成すること

50

を特徴としている。

【0027】

つまり、上記手順によって、走査線の選択順番を決定することにより、任意の走査線数の電気光学装置における走査線の選択順番を簡易に決定することが可能となる。

また、第9の発明に係る電気光学装置は、第1の発明における前記電気光学装置であって、

光学素子を含む画素がマトリクス状に配列された画素マトリクスと、

前記画素マトリクスの行方向及び列方向のうち一方に沿って配列された画素群にそれぞれ接続する複数の走査線と、

前記画素マトリクスの行方向及び列方向のうち他方に沿って配列された画素群にそれぞれ接続する複数のデータ線と、

前記複数の走査線を、順次1つずつ選択する走査線駆動回路と、

前記光学素子の発光に係る制御信号を前記複数のデータ線のうち少なくとも1つのデータ線に出力するデータ線駆動回路と、

前記走査線駆動回路及び前記データ線駆動回路の動作を制御する制御部と、

前記画像処理装置から伝送された入力画像データを取得する入力画像データ取得手段と、

を備え、前記複数のデータ線は所定数毎のグループに分割され、且つ、前記データ線駆動回路は、前記グループ毎に設けられており、

前記制御部は、前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発効時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示するようになっていることを特徴としている。

【0028】

ここで、本発明は、第1の発明における電気光学装置でありその作用効果は重複するので記載を省略する。

また、第10の発明は、第9の発明において、前記制御部は、前記入力画像データ取得手段によって取得された前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴としている。

【0029】

ここで、本発明は、第4の発明における電気光学装置でありその作用効果は重複するので記載を省略する。

また、第11の発明は、第9の発明において、前記入力画像データ取得手段は、取得した前記入力画像データを、前記データブロック毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴としている。

【0030】

ここで、本発明は、第5の発明における電気光学装置でありその作用効果は重複するので記載を省略する。

また、第12の発明は、第9乃至第11のいずれか1の発明において、ビット長Nの前記階調データに基づき生成される、前記表示領域の走査線数に1を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群に基づき、前記走査線駆動回路によって選択された前記表示領域における各走査線に対応した各光学素子が、当該走査線が選択される毎に前記数値群の中から所定の順番で選択される一の数値に応じた時間だけ発光可能なように決定された前記走査線の選択順番によって、前記非順次走査を行うことを特徴としている。

【0031】

ここで、本発明は、第7の発明における電気光学装置でありその作用効果は重複するので記載を省略する。

また、第13の発明は、第1の発明における前記画像処理装置であって、前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成手段と、前記入力画像データ生成手段によって生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割する入力画像データ分割手段と、前記入力画像データ分割手段によって分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送手段と、を備えることを特徴としている。

【0032】

ここで、本発明は、第1の発明における画像処理装置でありその作用効果は重複するので記載を省略する。

また、第14の発明は、第13の発明において、前記入力画像データ分割手段は、前記1走査線毎に、当該1走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された1走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する1走査線分の画素データから成るデータブロックを生成するようになっていることを特徴としている。

【0033】

ここで、本発明は、第2の発明における画像処理装置でありその作用効果は重複するので記載を省略する。

また、第15の発明は、第14の発明において、前記入力画像データ伝送手段は、前記電気光学装置に対して、前記複数のデータ線駆動回路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づき平行伝送するようになっていることを特徴としている。

【0034】

ここで、本発明は、第3の発明における画像処理装置でありその作用効果は重複するので記載を省略する。

また、第16の発明は、第13乃至第15のいずれか1の発明において、前記複数の走査線は、当該走査線の並び順に合わせて通し番号が対応付けられており、前記入力画像データ伝送手段は、前記分割された入力画像データを前記電気光学装置に伝送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す通し番号データを伝送するようになっていることを特徴としている。

【0035】

ここで、本発明は、第6の発明における画像処理装置でありその作用効果は重複するので記載を省略する。

また、第17の発明は、第13乃至第16のいずれか1の発明において、前記入力画像データ生成手段は、

前記光学素子の発光階調を示す階調データのビット長 N と、

前記走査線の総数に1を加算した加算数を、前記階調データを構成するビット列のビット数個の 2^n 値($n=0, 1, 2, \dots, (N-1)$)から成る比率に応じた数値に分割した数値群と、を取得する一方、

前記走査線のそれぞれに、その並び順に合わせて通し番号を対応付け、

前記走査線の通し番号のうち所定番号を、前記階調データを構成するビット列の最下位ビット(0桁目)に対応する前記走査線の通し番号の初期値とし、

前記最下位ビットに対応する初期値に、前記数値群に含まれる数値のうち最も大きい数値を加算したものを、前記階調データを構成するビット列の最上位ビット($(N-1)$ 桁目)に対応する前記走査線の初期値とし、

前記最上位ビットと前記最下位ビットとの間にある他のビットについては、前記他のビットのビット桁数の大きい方から順に、当該他のビットのビット桁数の1桁上のビットに対

10

20

30

40

50

応した前記初期値と前記数値群に含まれる数値のうち、小さいほうから当該他のビットのビット桁数に1を加算した値番目の数値とを加算した値を当該他のビットの初期値として対応付け、

まず、前記最下位ビットに対応する初期値が示す通し番号の走査線を選択し、次に、前記最上位ビットと、このビットから最下位ビットの1つ手前のビットに向けて1ビットずつ順番にシフトした各ビットに対応する前記初期値が示す通し番号の走査線をそれぞれ順番に選択する第1の処理と、

前記走査線を選択する毎に、前記走査線駆動回路に、当該選択された番号の走査線を駆動させる第2の処理と、

前記階調データの各ビットに対応付けられた値にそれぞれ1を加算すると共に、前記加算後の前記階調データの各ビットに対応する値が前記走査線の総数から1を減算した値を超えたときに、その値を、前記通し番号の最小値に更新する第3の処理と、

前記第3の処理後の前記階調データの各ビットに対応付けられた値に対応した走査線を前記第1の処理と同様の順番で選択する第4の処理と、を行う処理部を含み、

前記階調データを構成するビット列の各ビット毎に前記表示領域における走査線が全て選択されるまで、前記第2の処理～前記第4の処理を繰り返し行うことにより前記走査線の選択順番を決定し、当該決定された選択順番に基づき前記入力画像データを生成することを特徴としている。

【0036】

ここで、本発明は、第8の発明における画像処理装置でありその作用効果は重複するので記載を省略する。

また、第18の発明に係る電気光学装置制御プログラムは、第9の発明を制御するためのコンピュータが実行可能なプログラムであって、

前記入力画像データと前記光学素子の発光階調数に応じた所定ビット長の階調データとに基づき、前記走査線の並び順に対して非連続な順番に走査する非順次走査によって前記光学素子の発効時間を制御することで、所定数の前記走査線及び前記データ線より成る表示領域に前記入力画像を階調表示することを特徴としている。

【0037】

ここで、本発明は、第9の発明を制御するためのプログラムであり、その効果は重複するので記載を省略する。

また、第19の発明に係る画像処理装置制御プログラムは、第13の発明を制御するためのプログラムであって、

前記電気光学装置に入力する画像データを構成する画素データを、前記電気光学装置における前記非順次走査に対応した走査線の選択順番に合わせて並び替えることにより前記入力画像データを生成する入力画像データ生成ステップと、

前記入力画像データ生成ステップにおいて生成された入力画像データを、前記複数のデータ線駆動回路のそれぞれが取り扱う画素データ毎に分割するデータ分割ステップと、

前記データ分割ステップにおいて分割された前記入力画像データを当該分割されたデータ毎に前記電気光学装置に伝送する入力画像データ伝送ステップと、を備えることを特徴としている。

【0038】

ここで、本発明は、第13の発明を制御するためのプログラムであり、その効果は重複するので記載を省略する。

(1) 第10の発明を制御するためのコンピュータが実行可能なプログラムであって、前記入力画像データ取得手段によって取得された入力画像データを、前記データブロック毎に、前記制御部を介して前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送することを特徴とする電気光学装置制御プログラム。

【0039】

(2) 第11の発明を制御するためのコンピュータが実行可能なプログラムであって、前記入力画像データ取得手段によって取得された入力画像データを、前記データブロック

10

20

30

40

50

毎に、前記所定の順番に基づき前記複数のデータ線駆動回路のそれぞれにシリアル伝送するようになっていることを特徴とする電気光学装置制御プログラム。

【0040】

(3) ビット長 N の前記階調データに基づき生成される前記表示領域の走査線数に 1 を加算した加算数を前記階調データを構成するビット列のビット数個の 2^n 値 ($n = 0, 1, 2, \dots, (N-1)$) から成る比率に応じた数値に分割した数値群に基づき、前記走査線駆動回路によって選択された前記表示領域における各走査線に対応した各光学素子が、当該走査線が選択される毎に前記数値群の中から所定の順番で選択される一の数値に応じた時間だけ発光可能のように決定された前記走査線の選択順番によって、前記非順次走査を行うことを特徴とする第 18 の発明、(1)、(2) のいずれか 1 に記載の電気光学装置制御プログラム。

10

【0041】

(4) 前記入力画像データ分割ステップにおいては、前記 1 走査線毎に、当該 1 走査線の前記画素数分のデータ毎に前記入力画像データを分割し、且つ、当該分割された 1 走査線毎の入力画像データを構成する画素データを、前記グループ毎に所定の順番に並び替えることによって、前記複数のデータ線駆動回路のそれぞれに対応する 1 走査線分の画素データから成るデータブロックを生成するようになっていることを特徴とする第 19 の発明に記載の画像処理装置制御プログラム。

【0042】

(5) 前記入力画像データ伝送ステップにおいては、前記電気光学装置に対して、前記複数のデータ線駆動回路毎に分割された前記入力画像データを、前記各データブロックにおける前記画素データの並び順に基づきパラレル伝送するようになっていることを特徴とする(4)記載の画像処理装置制御プログラム。

20

(6) 前記複数の走査線は、当該走査線の並び順に合わせて通し番号が対応付けられており、前記入力画像データ伝送ステップにおいては、前記分割された入力画像データを前記電気光学装置に伝送する際に、当該分割された入力画像データ毎に対応する前記走査線を示す番号データを伝送するようになっていることを特徴とする第 19 の発明、(4)、(5) のいずれか 1 に記載の画像処理装置制御プログラム。

【0043】

30

(7) 前記入力画像データ生成ステップは、前記光学素子の発光階調を示す階調データのビット長 N と、前記走査線の総数に 1 を加算した加算数を、前記階調データを構成するビット列のビット数個の 2^n 値 ($n = 0, 1, 2, \dots, (N-1)$) から成る比率に応じた数値に分割した数値群と、を取得する一方、前記走査線のそれぞれに、その並び順に合わせて通し番号を対応付け、前記走査線に対応付けられた通し番号のうち所定番号を、前記階調データを構成するビット列の最下位ビット (0 桁目) に対応する初期値とし、前記最下位ビットに対応する初期値に、前記数値群に含まれる数値のうち最も大きい数値を加算したものを、前記階調データを構成するビット列の最上位ビット ($(N-1)$ 桁目) に対応する前記走査線の初期値とし、前記最上位ビットと前記最下位ビットとの間にある他のビットについては、前記他のビットのビット桁数の大きい方から順に、当該他のビットのビット桁数の 1 桁上のビットに対応した前記初期値と前記数値群に含まれる数値のうち、小さいほうから当該他のビットのビット桁数に 1 を加算した値番目の数値とを加算した値を当該他のビットの初期値として対応付け、まず、前記最下位ビットに対応する初期値が示す通し番号の走査線を選択し、次に、前記最上位ビットと、このビットから最下位ビットの 1 つ手前のビットに向けて 1 ビットずつ順番にシフトした各ビットに対応する前記初期値が示す通し番号の走査線をそれぞれ順番に選択する第 1 の処理と、

40

50

前記走査線を選択する毎に、前記走査線駆動回路に、当該選択された番号の走査線を駆動させる第2の処理と、

前記階調データの各ビットに対応付けられた値にそれぞれ1を加算すると共に、前記加算後の前記階調データの各ビットに対応する値が前記走査線の総数から1を減算した値を超えたときに、その値を、前記通し番号の最小値に更新する第3の処理と、

前記第3の処理後の前記階調データの各ビットに対応付けられた値に対応した走査線を前記第1の処理と同様の順番で選択する第4の処理と、を含み、

前記階調データを構成するビット列の各ビット毎に前記表示領域における走査線が全て選択されるまで、前記第2の処理～前記第4の処理を繰り返し行うことにより前記走査線の選択順番を決定し、当該決定された選択順番に基づき前記入力画像データを生成することを特徴とする第19の発明、(4)乃至(6)のいずれか1に記載の画像処理装置制御プログラム。

10

【0044】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて説明する。図1乃至図13は、本発明に係る画像表示システムの実施の形態を示す図である。

まず、本発明に係る画像表示システムの構成を図1に基づいて説明する。図1は、本発明に係る画像表示システムの第1の実施の形態の構成を示すブロック図である。

【0045】

第1の実施の形態における画像表示システム1は、画像処理装置10と、電気光学装置11と、を含んだ構成となっている。

20

画像処理装置10は、入力画像データ生成部10aと、入力画像データ分割部10bと、フレームメモリ10cと、入力画像データ伝送部10dと、を含んだ構成となっている。

【0046】

入力画像データ生成部10aは、PC(Personal Computer)等の装置から取得した画像データにおける画素データを、電気光学装置11の非順次走査による画像表示における走査線の選択順番に合わせて並び替えた入力画像データを生成する処理を行うものである。

入力画像データ分割部10bは、入力画像データ生成部10aにおいて生成された入力画像データを、電気光学装置11の後述するデータ線駆動部11cを構成する第1～第4のデータ線駆動回路111a～111dの各々が扱うデータ毎に分割する処理を行うものである。

30

【0047】

フレームメモリ10cは、各部における処理を行うために画像データを記憶するためのメモリである。このメモリは、2つの記憶領域を備え、それぞれの記憶領域は1枚分の画像データを記憶できるだけの容量を持つ。

入力画像データ伝送部10dは、上記分割された入力画像データを当該データに対応した走査線の番号を付与して4ビットのデータバスにより電気光学装置11に伝送するものである。

【0048】

ここで、図示しないが、画像処理装置10は、上記各部を制御するための制御プログラムを実行するためのCPU(Central Processing Unit)等のプロセッサと、当該プログラムの記憶されたROM(Read Only Memory)と、を備えており、前記ROMから制御プログラムを読み出して実行することにより上記した各種処理を行うようになっている。また、この構成に限らず、専用のハードウェアとして実現されてもよい。

40

【0049】

電気光学装置11は、パネル11aと、走査線駆動部11bと、データ線駆動部11cと、制御部11dと、入力画像データ取得部11eと、ラインメモリ11fと、を含んだ構成となっている。

50

パネル 11a は、スイッチングトランジスタとドライビングトランジスタと光学素子と保持容量コンデンサとを含んで成る画素回路が複数の走査線と複数のデータ線との交点にマトリクス状に設けられて構成されるものである。そして、後述する階調データのビット長に応じて前記光学素子の発光時間を制御することにより、パネル上に画像が階調表示される。

【0050】

走査線駆動部 11b は、後述する制御部 11d の制御により、画像処理装置 10 から取得した入力画像データに含まれる非順次走査における走査線の選択順番に基づき、走査線を駆動するものである。

データ線駆動部 11c は、第 1～第 4 のデータ線駆動回路 111a～111d から構成されるもので、後述する制御部 11d の制御により、データ線を駆動するものである。

【0051】

制御部 11d は、各種制御信号により、走査線駆動部 11b に、非順次走査によりパネル 11a における画像表示領域の走査線を特定の順番で選択させ、且つ、ラインメモリ 11f から入力画像データを読み出し、このデータを複数あるデータ線駆動部 11c にシリアル伝送し、当該選択された走査線に対応する画素回路を駆動させるものである。

【0052】

入力画像データ取得部 11e は、所定のタイミング毎に画像処理装置 10 から、分割された入力画像データから成る入力画像データブロックを取得するものである。

ここで、本実施の形態におけるパネル 11a を構成する画素回路は、走査線駆動部 11b 及びデータ線駆動部 11c による走査線及びデータ線の駆動に加え、制御部 11d からデータ線を介して供給される *b r i g h t* 信号が *h i g h*、又は、*l o w* と書き込まれることに応じてその動作が制御され、走査線が駆動されているいないに関わらず、*b r i g h t* 信号が *h i g h* と書き込まれたときは光学素子を発光させ、*l o w* と書き込まれたときは光学素子を発光させないようにしている。また、本実施の形態において、光学素子は、エレクトロルミネッセンス素子とする。

【0053】

ラインメモリ 11f は、画像処理装置 10 からの入力画像データを記憶するためのメモリであり、並列して、データの書き込み及びデータの読み出しを行うために 2 つの記憶領域を備えたものである。

更に、図 2 に基づき、第 1 の実施の形態における画像表示システム 1 の、制御部 11d からデータ線駆動部 11c へのデータ伝送の仕組みを説明する。図 2 は、データ線駆動部 11c、制御部 11d 及びラインメモリ 11f の詳細な構成を示すブロック図である。

【0054】

図 2 に示すように、データ線駆動部 11c は、第 1～第 4 のデータ線駆動回路 111a～111d を含んだ構成となっている。ここで、パネル 11a におけるデータ線をデータ線 0～15 で表すと、第 1 のデータ線駆動回路 111a は、データ線 0～3 を駆動し、第 2 のデータ線駆動回路 111b は、データ線 4～7 を駆動し、第 3 のデータ線駆動回路 111c は、データ線 8～11 を駆動し、第 4 のデータ線駆動回路 111d は、データ線 12～15 を駆動するようになっている。

【0055】

また、制御部 11d は、ラインメモリ 11f を制御するメモリ制御部 110 を含んだ構成となっている。

また、ラインメモリ 11f は、ラインメモリ A 112a 及びラインメモリ B 112b の 2 つの記憶領域を備えた構成となっている。

そして、制御部 11d は、ラインメモリ 11f のラインメモリ A 112a 及びラインメモリ B 112b のうちいずれか一方の記憶領域に記憶された入力画像データブロックを読み出し、これを、第 1～第 4 のデータ線駆動回路 111a～111d のそれぞれにシリアル伝送する。ここで、本実施の形態における電気光学装置 11 においては、ラインメモリ 11f の 2 つの記憶領域に対して、入力画像データブロックの書き込み及び読み出し処理が

10

20

30

40

50

並列で行われる。例えば、ラインメモリ A 1 1 2 a に対し非順次走査に合わせて並び替えられた入力画像データブロックが書き込まれるとする。本実施の形態においては、このデータブロックが書き込まれている間に、ラインメモリ B 1 1 2 b に既に書き込まれた入力画像データブロックの順次読み出し及び当該データの第 1 ～第 4 のデータ線駆動回路 1 1 1 a ～1 1 1 d へのシリアル伝送が行われる。次に、入力画像データの読み出されたラインメモリ B 1 1 2 b に新たな入力画像データブロックを書き込み、その間に、先ほどデータの書き込まれたラインメモリ A 1 1 2 a から入力画像データの順次読み出し及び当該データの第 1 ～第 4 のデータ線駆動回路 1 1 1 a ～1 1 1 d へのシリアル伝送が行われる。このようにして、ラインメモリ A 1 1 2 a 及びラインメモリ B 1 1 2 b に対して交互に入力画像データブロックの書き込み及び順次読み出しを行うことでこれらの処理を並列で行い、且つ、非順次走査による画像の階調表示を行う。

10

【0056】

また、本実施の形態に係る電気光学装置 1 1 は、データ線に印加する信号 (bright 信号) を 2 値的なビットデータとするとともに、このビットデータを用いて、1 フレームの期間において光学素子の発光時間を制御する構成となっている。すなわち、光学素子の発光時間を階調データを構成するビット列の各ビットに対応した時間に仕掛けて制御することで画像の階調表示を行う。

【0057】

更に、図 3 乃至図 5 に基づき、画像表示システムのより具体的な動作を説明する。図 3 (a) は、表示領域の走査線数が 1 4 本で、階調データが 4 ビットの場合の走査線の選択される様子を示す図であり、図 3 (b) は、各走査線における表示データの数え方を示す図であり、図 4 は、非順次走査における走査線の選択順番と画素データとの関係を示す図であり、図 5 は、入力画像データを、各走査線毎に電気光学装置 1 1 のデータ線駆動回路の数に応じて、シリアル伝送するのに適切な順番に並び替えた入力画像データブロックを示す図である。

20

【0058】

まず、PC 等の装置から動画等の画像データが画像処理装置 1 0 に入力される。そして、この画像データは、フレームメモリ 1 0 c に記憶される。ここで、フレームメモリ 1 0 c は、2 つの記憶領域を備えている。従って、当該記憶領域の一方に対して画像データの書き込み処理が行われている間に、他方の記憶領域から画像データの読み出し処理を行うことで、画像データの書き込み処理及び読み出し処理を並列で行うことが可能となっている。画像処理装置 1 0 は、画像データがフレームメモリ 1 0 c に記憶されると、入力画像データ生成部 1 0 a によって、この画像データを読み出して、画像データの解析を行う。この解析により画像データのサイズや色数等が解ると、次に、電気光学装置 1 1 から取得した表示領域の走査線数に応じて、非順次走査の走査線選択順に合わせて、画像データにおける画素データの並び替えを行うことで入力画像データを生成する。ここで、生成された入力画像データにおける走査線番号と画素データとの関係は、図 4 に示すようになる。

30

【0059】

更に、生成された入力画像データは、入力画像データ分割部 1 0 b に伝送され、そこで、電気光学装置 1 1 から取得したデータ線駆動回路の個数 (ここでは 4 個) 及び当該データ線駆動回路の取り扱うデータの情報 (ここでは、上記した各 4 つのデータ線) に基づき、各走査線における、各データ線駆動回路において取り扱うデータ線数分のデータを 1 グループとして 4 つのグループに分割する。更に、このグループ毎の画素データをデータ線駆動回路の個数に応じた 4 ビットのデータバスによって伝送するため、当該グループ毎の画素データの並び替えを行う。更に、並び替えをした各グループ毎の画素データを、1 走査線毎のデータブロックに区切り、それぞれのデータブロックに対応した走査線を示す番号を対応付ける。つまり、走査線番号毎に対応する入力画像データ D 0 ～D 1 5 (1 6 ビット) を、データ線 0 ～3 のグループに対応した D 0 ～D 3 の 1 ブロック (4 ビット)、データ線 4 ～7 のグループに対応した D 4 ～D 7 の 1 ブロック (4 ビット)、データ線 8 ～1 1 のグループに対応した D 8 ～D 1 1 の 1 ブロック (4 ビット) 及びデータ線 1 2 ～1

40

50

5のグループに対応したD12~D15の1ブロック(4ビット)の4ブロックに分割する。そして、図5に示すように、各ブロックの画素データを、それぞれ、D0~D3、D4~D7、D8~D11及びD12~D15の順番に並び替え、且つ、これらのブロックに対応した走査線番号を対応付ける。

【0060】

更に、1画像分の入力画像データの分割処理が完了すると、入力画像データ伝送部10dによって、この入力画像データを電気光学装置11に伝送する処理を行う。ここで、本実施の形態においては、4ビットのデータバスを利用し、まず、走査線番号データ4ビットをパラレル伝送する。次に、各データ線駆動回路毎のデータグループ(4ビット)を1ビットずつ4回に分けて伝送する。つまり、図5に示すように、走査線番号の伝送後に、(D0, D4, D8, D12)の4ビットの入力画像データブロックをパラレル伝送し、以降は、(D1, D5, D9, D13)の4ビット、(D2, D6, D10, D14)の4ビット、(D3, D7, D11, D15)の4ビット、の順で1走査線毎の入力画像データがパラレル伝送される。ここで、本実施の形態においては、これら4ビットのデータを伝送用データと称す。

【0061】

一方、電気光学装置11では、入力画像データ取得部11eによって、画像処理装置10からの4ビットずつパラレル伝送されてくる伝送用データを取得すると、このデータを、制御部11dを介してラインメモリ11fの2つある記憶領域(ラインメモリA112a及びラインメモリB112b)のいずれか一方に記憶する。なお、これらの入力画像データブロックに対応付けられた走査線番号のデータは、制御部11dから走査線駆動部11bへと伝送される。そして、ラインメモリの2つある記憶領域の一方に1走査線分の入力画像データ(4ブロック分)が記憶されると、制御部11d、走査線駆動部11b及びデータ線駆動部11cによって、非順次走査により、その入力画像データの画像をパネル11aに階調表示する処理を開始する。

【0062】

制御部11dは、ラインメモリ11fから、1走査線分の入力画像データを読み出し、データ線駆動回路11cの各データ線駆動回路111a~111dにシリアル伝送する。ここで、上記したようにラインメモリ11fの2つある記憶領域(ラインメモリA112a及びラインメモリB112b)のうち一方のデータが読み出され且つ表示処理が行われている間に、他方には、新たなデータが書き込まれる。従って、選択された走査線番号に対応する1走査線分の入力画像データが読み出され、データ線駆動部11cの各データ線駆動回路111a~111dに図5に示す順番でシリアル伝送されると、制御部11dによって、新たに走査線番号8に対応した入力画像データが、ラインメモリ11fの他方の記憶領域に書き込まれることになる。このようなタイミングで、ラインメモリ11fの2つの記憶領域に対して並列にデータの書き込み及び読み出しを行い、且つ、走査線駆動部11bのタイミングコントローラによる走査線の選択タイミングに合わせて、対象の画素回路を駆動することによって、非順次走査によるパネル11aへの画像の階調表示を行う。つまり、非順次走査の順に且つシリアル伝送に適した順に入力画像データが並びかえられているので、制御部11dにおいて、データの並び替え等の処理が不要となる。

【0063】

更に、電気光学装置11における、非順次走査による画像の階調表示処理をより詳細に説明する。ここで、パネル11aの表示領域の走査線数14本、階調データのビット長4ビット及び表示領域の画素数224(14×16)個の場合を例として説明する。但し、本実施の形態では、色データ(RGB)を考慮しないこととする。

【0064】

まず、走査線の総数を14本、階調データのビット長を4ビットとしたときの走査線の選択順番の決定方法を具体的に説明する。本実施の形態において、この走査線の選択順番の決定は、画像処理装置10側において、プログラムとして実行されるもので、画像処理装置10が、電気光学装置11から走査線の総数及び階調データ(表示能力データ)を取得

10

20

30

40

50

することで行われる。

【0065】

プログラムは、走査線の総数及び階調データ（表示能力データ）を取得すると、まず、走査線の総数14に1を加算した15を、ビット長Nの階調データを構成するビット列のビット数個の 2^n 値（ $n=0, 1, 2, \dots, (N-1)$ ）から成る比率に応じて分割した数値群を生成する。つまり、階調データのビット長Nは4ビットであるので、 $2^0 : 2^1 : 2^2 : 2^3 = 1 : 2 : 4 : 8$ の比率で走査線の総数に1を加算した値15を分割する。この場合は、丁度、1 : 2 : 4 : 8に分割できる。従って、それぞれの比に応じて、1、2、4、8の4つの数値に分割できることになる。

【0066】

次に、総数14本の走査線のそれぞれに0～13の通し番号を対応付ける。そして、階調データのLSB（0ビット目）に、最初を選択する走査線（以降、初期走査線と称す）の通し番号0を初期値として設定する。次に、階調データの3ビット目（MSB）に対して、1つ前に選択された走査線の通し番号0に前記分割した数値のうち最も大きい8を加算し、この通し番号8を初期走査線の通し番号として設定する。更に、階調データの2ビット目に対して、1つ前に選択された走査線の通し番号8に前記分割した数値のうち2番目に大きい4を加算し、この12を初期走査線の通し番号として設定する。なお更に、階調データの1ビット目に対して、1つ前に選択された通し番号12に前記分割した数値のうち3番目に大きい2を加算するが、この場合は、加算後の数値が通し番号13を超えるので、加算結果の14を走査線の総数14で割った時の余り（0）を初期走査線の通し番号として設定する。なお、12に3を足した15の場合は、 $15 / 14 = 1$ （余り1）となるので、この場合の初期走査線の通し番号は1となる。

【0067】

従って、階調データのビット長4ビットにおける、LSBに対しては通し番号0が初期値として設定され、MSBに対しては通し番号8が初期値として設定され、2ビット目に対しては通し番号12が初期値として設定され、1ビット目に対しては通し番号0が初期値として設定されることになる。

このように、階調データのビット長に応じて、上記したように1つ前に選択された走査線の通し番号に前記分割した数値を大きいものから小さいものに向けて順番に加算した数値によって、階調データの各ビットに対応した初期走査線の通し番号を決定する。

【0068】

更に、この決定された初期走査線を、階調データの、LSB（0ビット目）に対応した初期走査線、MSB（3ビット目）に対応した初期走査線、2ビット目に対応した初期走査線、1ビット目に対応した初期走査線の順でそれぞれ対応する通し番号の走査線を選択していき、且つ、選択された走査線の各画素を駆動していく。そして、各走査線を選択後は各ビットに対応した初期走査線の通し番号にそれぞれ1を加算する。この際、各ビットに対応した初期値に1を加算していった結果が走査線の総数から1を減算した値（ここでは13）を超えたときは、その加算結果を0にする。つまり、13番目の走査線が選択され、その通し番号13に1を加算したときはその加算結果を走査線の通し番号13を超える数値（14）とせず、走査線の通し番号の最小値である0とする。故に、次の処理では、0番目の走査線が選択されることになる。階調データの各ビットの選択順番は、LSB→MSB→「LSB及びMSBの間の上位ビット→下位ビット」→LSB→MSB→・・・の順番で行われる。すなわち、0ビット目→3ビット目→2ビット目→1ビット目→0ビット目→3ビット目→2ビット目→・・・の繰り返しとなる。つまり、階調データの各ビットに対応して、0番目の走査線、8番目の走査線、12番目の走査線、0番目の走査線を選択すると、以降は、1番目の走査線、9番目の走査線、13番目の走査線、1番目の走査線を選択するように、各ビットに対応した1つ前に選択した走査線の通し番号にそれぞれ1を加算した通し番号の走査線を順次選択し、各画素を駆動していく。

【0069】

つまり、図3（a）に示すように、非順次走査において走査線は、階調データの各ビット

10

20

30

40

50

に応じて、0番目の走査線→8番目の走査線→12番目の走査線→0番目の走査線→・・・の順に選択される。

更に、上記通し番号と同様に、走査線を示す番号をS0～S13とし、且つ、各走査線に対する画素（入力画像データ）をD0～D15として表示領域を表すと、図3（b）に示すように、走査線1本あたりの画素数は16個となる。

【0070】

従って、上記した非順次走査を行うために、入力画像データは、画像処理装置10において図5に示す順番で並び替えられ、且つ、上記分割処理の後に電気光学装置11に伝送されることになる。ここでは、n番目（n=0, 1, 2, ..., 13）の走査線Snにおける画素D0～D15を、（Sn, D0）～（Sn, D15）として表すこととする。また、各走査線は、階調データのビット毎に選択されることになるので、1つの画像が階調表示される間に4回選択されることになる。ここで、走査線S0に着目してみると、走査線S0は、T0で1回目を選択され、T3で2回目、T10で3回目、T25で4回目といったように選択される。その時間間隔を調べると、T0からT2では3、T3からT9では7、T10からT24では15、T25からT55では31となっている。つまり、発光素子は、最初の発光から2回目の発光までの間隔が3で、3回目が7、4回目が15、5回目が31といったように、3：7：15：31の比で発光が行われているのが解る。

更に、図6に基づき、画像処理装置10における画像データの取得処理の流れを説明する。図6は、画像処理装置10における画像データの取得処理を示すフローチャートである。ここで、フレームメモリ10cの2つある記憶領域をそれぞれ記憶領域1及び記憶領域2と称す。

【0071】

図6に示すように、まずステップS600に移行し、画像データを取得したか否かを判定し、取得したと判定された場合（Yes）はステップS602に移行し、そうでない場合（No）は取得するまで待機する。

ステップS602に移行した場合は、フレームメモリ10cの記憶領域1に対応するフラグであるF1がセット状態（専用のレジスタに1がセットされた状態）か否かを判定し、セット状態であると判定された場合（Yes）はステップS604に移行し、そうでない場合（No）はステップS612に移行する。

【0072】

ここで、本実施の形態においては、F1がセット状態のときに、フレームメモリ10cの記憶領域1に未処理の画像データが記憶された状態であり、F1がクリア状態（専用のレジスタに0がセットされた状態）のときに、フレームメモリ10cの記憶領域1に処理済みの画像データが記憶された状態か、何も記憶されていない状態か、あるいは、画像データを書込み中となる。

【0073】

ステップS604に移行した場合は、フレームメモリ10cの記憶領域2に対応するフラグであるF2がセット状態（専用のレジスタに1がセットされた状態）か否かを判定し、セット状態であると判定された場合（Yes）はステップS606に移行し、そうでない場合（No）はステップS608に移行する。

ここで、本実施の形態においては、F1と同様に、F2がセット状態のときに、フレームメモリ10cの記憶領域2に未処理の画像データが記憶された状態であり、F2がクリア状態（専用のレジスタに0がセットされた状態）のときに、フレームメモリ10cの記憶領域2に処理済みの画像データが記憶された状態か、何も記憶されていない状態か、あるいは、画像データを書込み中となる。

【0074】

ステップS606に移行した場合は、フレームメモリ10cへのデータの書込みを禁止しステップS602に移行する。

つまり、フレームメモリ10cの記憶領域1及び記憶領域2の両方に未処理の画像データ

10

20

30

40

50

が記憶されている状態であり、この場合は、一方が処理されるまで、ステップS602～ステップS606の処理を繰り返すことになる。

【0075】

一方、ステップS608に移行した場合は、F2に対応した記憶領域2に、入力された画像データを記憶してステップS610に移行する。

ステップS610では、フレームメモリ10cの記憶領域2に対応したフラグF2をセットしてステップS600に移行する。

また、ステップS602において、F1がクリア状態で、ステップS612に移行した場合は、F1に対応した記憶領域1に、入力された画像データを記憶してステップS614に移行する。

【0076】

ステップS614では、フレームメモリ10cの記憶領域1に対応したフラグF1をセットしてステップS600に移行する。

つまり、画像データが入力されると、フレームメモリ10cの記憶領域に対してフラグがセットされているか否かを判定し、フラグのセットされていない方の記憶領域に画像データを記憶する。これにより、入力画像データの生成処理等により一方の記憶領域のフラグがセット状態であっても、もう一方の記憶領域のフラグがセット状態でなければ、画像データを記憶することが可能である。

【0077】

更に、図7に基づき、画像処理装置10における伝送用データの生成処理及び伝送用データの伝送処理の流れを説明する。図7は、画像処理装置10における伝送用データの生成処理及び伝送用データの伝送処理を示すフローチャートである。

図7に示すように、まずステップS700に移行し、入力画像データ伝送部10dを介して、電気光学装置11から表示領域の走査線数及び階調情報を取得してステップS702に移行する。ここで、走査線数及び階調情報の取得は、電気光学装置11側が表示領域や階調数を可変な場合を想定して取得するもので、これらが固定である場合は、最初に1回だけ情報を取得するか、予めその情報を入力しておくなどしても良い。

【0078】

ステップS702では、入力画像データ生成部10aにおいて、取得した画像データを解析してステップS704に移行する。ここで、画像の解析においては、画像のサイズ（ピクセル数）や色数などを解析する。

ステップS704では、入力画像データ生成部10aにおいて、フレームメモリ10cの記憶領域1に対応したフラグF1がセットされた状態であるか否かを判定し、セットされた状態であると判定された場合（Yes）はステップS706に移行し、そうでない場合（No）はステップS720に移行する。

【0079】

ステップS706に移行した場合は、セットされたフラグに対応したフレームメモリ10cの記憶領域から非順次走査の画像データ選択ルールおよび順番に従って画像データブロックを読み出しステップS708に移行する。

ステップS708では、入力画像データ生成部10aにおいて、電気光学装置11の走査線数及び階調情報に基づき、画像データにおける画素データの並び替えを行い入力画像データを生成し、当該生成した入力画像データを入力画像データ分割部10bに伝送してステップS710に移行する。

【0080】

ステップS710では、電気光学装置11からデータ線駆動部11cの情報を取得し、このデータ線駆動部11cの情報に基づき、上記したように、データ線駆動回路の数に応じて入力画像データを1走査線毎のデータブロックに分割し、且つ、各データ線駆動回路毎に対応する各データブロックの画素データを、4ビットのデータバスによるパラレル伝送に合わせて並びかえることにより伝送用データを生成してステップS712に移行する。

【0081】

10

20

30

40

50

ステップS712では、入力画像データ伝送部10cにおいて、前記生成された伝送用データに走査線番号を付加してステップS714に移行する。

ステップS714では、当該走査線番号の付加された伝送用データを、ステップS710において並び替えた順番に電気光学装置11に送信してステップS716に移行する。

【0082】

ステップS716では、1画像分の画像データの送信が終了したか否かを判定し、終了したと判定された場合（Yes）はステップS718に移行し、そうでない場合（No）はステップS706に移行する。

ステップS718に移行した場合は、送信処理を行った画像データに対応する記憶領域のフラグをクリアしてステップS700に移行する。

【0083】

また、ステップS704において、フラグF1がセットされておらずステップS720に移行した場合は、入力画像データ生成部10aにおいて、フラグF2がセットされた状態であるか否かを判定し、セットされた状態であると判定された場合（Yes）はステップS706に移行し、そうでない場合（No）はステップS704に移行する。

【0084】

つまり、ステップS700～ステップS720の処理を行うことで、フレームメモリ10cの記憶領域に対応したフラグがセット状態にある記憶領域から、非順次走査における画像データ選択ルール及び走査線の選択順番に合わせて画像データブロックを読み出し、更に、当該読み出した画像データブロックをデータ線駆動部11cの情報に基づき加工して伝送用データを生成し、当該伝送用データに対応する走査線番号を付加して、この走査線番号の付加されたデータ毎に入力画像データを画像表示装置11に伝送することが可能である。

【0085】

そして、選択された記憶領域に対応した入力画像データの伝送処理が終了すると、この記憶領域のフラグがリセットされるので、上記したステップS600～ステップS614の処理において、この記憶領域に画像データの書込みが可能となる。

つまり、伝送用データの生成中又は伝送中においては、フラグがセット状態となるので、上記したステップS600～ステップS614の処理においては、その記憶領域に対して画像データの書込みを行うことができない。しかし、一方の記憶領域において、伝送用データの生成又は伝送が行われている間に、フラグがリセットされている他方の記憶領域に対しては、画像データの書込み処理を行うことが可能である。

【0086】

従って、フレームメモリ10cの記憶領域1及び記憶領域2に対する画像データの書込み処理及び画像データの読み出し処理（伝送処理）は、連続して画像データが送られてきた場合に、それぞれの領域に対して、交互に且つ並列に行われることになる。

更に、図8に基づき、電気光学装置11におけるラインメモリ11fへの入力画像データの書込み処理の流れを説明する。図8は、電気光学装置11におけるラインメモリ11fへの入力画像データの書込み処理を示すフローチャートである。

【0087】

図8に示すように、まずステップS800に移行し、制御部11dにおいて、画像処理装置10から上記した4ビット毎の伝送用データが入力されたか否かを判定し、入力されたと判定された場合（Yes）はステップS802に移行し、そうでない場合（No）は入力されるまで待機する。

ステップS802に移行した場合は、制御部11dにおいて、ラインメモリA112aに対応したフラグFAがセットされた状態（専用のレジスタに1がセットされた状態）であるか否かを判定し、セットされた状態であると判定された場合（Yes）はステップS804に移行し、そうでない場合（No）はステップS814に移行する。

【0088】

ここで、本実施の形態においては、FAがセット状態のときに、ラインメモリ11fのラ

10

20

30

40

50

インメモリ A 1 1 2 a に未処理の画像データが記憶された状態であり、F A がクリア状態（専用のレジスタに 0 がセットされた状態）のときに、ラインメモリ 1 1 f のラインメモリ A 1 1 2 a には処理済みの画像データが記憶されている状態か、何も記憶されていない状態か、あるいは、画像データを書込み中となる。

【0089】

ステップ S 8 0 4 に移行した場合は、制御部 1 1 d において、ラインメモリ B 1 1 2 b に対応したフラグ F B がセットされた状態（専用のレジスタに 1 がセットされた状態）であるか否かを判定し、セットされた状態であると判定された場合（Y e s）はステップ S 8 0 6 に移行し、そうでない場合（N o）はステップ S 8 0 8 に移行する。

【0090】

ここで、本実施の形態においては、F A と同様に、F B がセット状態のときに、ラインメモリ 1 1 f のラインメモリ B 1 1 2 b に未処理の入力画像データブロックが記憶された状態であり、F B がクリア状態（専用のレジスタに 0 がセットされた状態）のときに、ラインメモリ 1 1 f のラインメモリ B 1 1 2 b には処理済みの画像データが記憶されている状態か、何も記憶されていない状態か、あるいは、画像データを書込み中となる。

【0091】

ステップ S 8 0 6 に移行した場合は、制御部 1 1 d において、ラインメモリ 1 1 f へのデータの書込みを禁止しステップ S 8 0 2 に移行する。

一方、ステップ S 8 0 8 に移行した場合は、制御部 1 1 d は、フラグ F B の対応したラインメモリ B 1 1 2 b に取得した 4 ビット毎の伝送用データを書込みステップ S 8 1 0 に移行する。

【0092】

ステップ S 8 1 0 では、制御部 1 1 d において、1 走査線分の伝送用データが書き込まれたか否かを判定し、書き込まれたと判定された場合（Y e s）はステップ S 8 1 2 に移行し、そうでない場合（N o）はステップ S 8 0 8 に移行する。

ステップ S 8 1 2 に移行した場合は、フラグ F B をセットしてステップ S 8 0 0 に移行する。

【0093】

また、ステップ S 8 0 2 においてフラグ F A がセット状態ではなくステップ S 8 1 4 に移行した場合は、制御部 1 1 d は、フラグ F A の対応したラインメモリ A 1 1 2 a に取得した 4 ビット毎の伝送用データを書込みステップ S 8 1 6 に移行する。

ステップ S 8 1 6 では、制御部 1 1 d において、1 走査線分の伝送用データが書き込まれたか否かを判定し、書き込まれたと判定された場合（Y e s）はステップ S 8 1 8 に移行し、そうでない場合（N o）はステップ S 8 1 4 に移行する。

【0094】

ステップ S 8 1 8 に移行した場合は、フラグ F A をセットしてステップ S 8 0 0 に移行する。

つまり、上記ステップ S 8 0 0 ～ステップ S 8 1 8 の処理によって、フラグ F A 又はフラグ F B がセットされているか否かを判定し、フラグがセットされているラインメモリにはデータの書込みを行わず、セットされていないラインメモリに対して書込みを行う。

【0095】

更に、図 9 に基づき、電気光学装置 1 1 における非順次走査による画像の表示処理の流れを説明する。図 9 は、電気光学装置 1 1 における非順次走査による画像の表示処理を示すフローチャートである。

図 9 に示すように、まずステップ S 9 0 0 に移行し、制御部 1 1 d は、ラインメモリ A 1 1 2 a に対応したフラグ F A がセットされた状態であるか否かを判定し、セットされた状態であると判定された場合（Y e s）はステップ S 9 0 2 に移行し、そうでない場合（N o）はステップ S 9 1 0 に移行する。

【0096】

ステップ S 9 0 2 に移行した場合は、制御部 1 1 d は、ラインメモリ 1 1 f におけるライ

10

20

30

40

50

ンメモリ A 1 1 2 a に書込まれた 1 走査線分の入力画像データを読み出してステップ S 9 0 4 に移行する。

ステップ S 9 0 4 では、ステップ S 9 0 2 において読み出したデータをデータ線駆動部 1 1 c の各データ線駆動回路 1 1 1 a ~ 1 1 1 d にシリアル伝送してステップ S 9 0 6 に移行する。

【0097】

ステップ S 9 0 6 では、制御部 1 1 d は、入力画像データの伝送が終了したのを確認して、ラインメモリ A 1 1 2 a に対応するフラグ F A をクリアしてステップ S 9 0 8 に移行する。

ステップ S 9 0 8 では、制御部 1 1 d は、読み出した 1 走査線分の入力画像データに基づき、走査線駆動部 1 1 b 及びデータ線駆動部 1 1 c を制御して、非順次走査による画像の階調表示処理を行いステップ S 9 0 0 に移行する。

【0098】

一方、ステップ S 9 1 0 に移行した場合は、ラインメモリ B 1 1 2 b に対応したフラグ F B がセットされているか否かを判定し、セットされていると判定された場合 (Y e s) はステップ S 9 1 2 に移行し、そうでない場合 (N o) はステップ S 9 0 0 に移行する。

ステップ S 9 1 2 に移行した場合は、制御部 1 1 d は、ラインメモリ 1 1 f におけるラインメモリ B 1 1 2 b に書込まれた 1 走査線分の入力画像データを読み出してステップ S 9 1 4 に移行する。

【0099】

ステップ S 9 1 4 では、ステップ S 9 1 2 において読み出したデータをデータ線駆動部 1 1 c の各データ線駆動回路 1 1 1 a ~ 1 1 1 d にシリアル伝送してステップ S 9 1 6 に移行する。

ステップ S 9 1 6 では、制御部 1 1 d は、入力画像データの伝送が終了したのを確認して、ラインメモリ B 1 1 2 b に対応するフラグ F B をクリアしてステップ S 9 0 8 に移行する。

【0100】

つまり、ステップ S 9 0 0 ~ ステップ S 9 1 6 の処理を繰り返し行うことで、ラインメモリ 1 1 f の記憶領域であるラインメモリ A 1 1 2 a 又はラインメモリ B 1 1 2 b に対応したフラグ F A 又は F B のいずれかがセット状態にある記憶領域から 1 走査線分の入力画像データを読み出し、当該読み出した入力画像データに含まれる走査線番号に基づき走査線駆動部 1 1 b を駆動し、更に、データ線駆動部 1 1 c を駆動して選択された走査線に対応する画素回路を駆動し、画像の階調表示を行う。

【0101】

そして、選択された記憶領域からの 1 走査線分の入力画像データの読み出し処理が終了すると、この記憶領域のフラグがリセットされるので、上記したステップ S 8 0 0 ~ ステップ S 8 1 8 の処理において、この記憶領域に 4 ビット毎の伝送用データとして伝送される入力画像データの書込みが可能となる。

つまり、ラインメモリからデータが読み出されている間は、フラグがセット状態となるので、上記したステップ S 8 0 0 ~ ステップ S 8 1 8 の処理においては、その記憶領域に対して入力画像データブロックの書込み処理を行うことができない。しかし、一方の記憶領域において、データの読み出し処理が行われている間に、読み出し処理が終了してフラグがリセットされている他方の記憶領域に対しては、データの書込み処理を行うことが可能である。

【0102】

従って、ラインメモリ 1 1 f のラインメモリ A 1 1 2 a 及びラインメモリ B 1 1 2 b に対する入力画像データの書込み処理及び入力画像データの読み出し処理は、連続して送られてくる入力画像データに対し、それぞれの領域について、交互に且つ並列に行われることになる。

更に、図 1 0 及び図 1 1 に基づき、本発明に係る第 2 の実施の形態を説明する。図 1 0 は

10

20

30

40

50

、第2の実施の形態における画像表示システム2の構成を示すブロック図であり、図11は、データ線駆動部11c'の詳細な構成を示すブロック図である。

【0103】

第2の実施の形態における画像表示システム2は、画像処理装置10と、電気光学装置11と、を含んだ構成となっている。

画像処理装置10は、入力画像データ生成部10aと、入力画像データ分割部10bと、フレームメモリ10cと、入力画像データ伝送部10dと、を含んだ構成となっている。

【0104】

入力画像データ生成部10aは、PC (Personal Computer) 等の装置から取得した画像データにおける画素データを、電気光学装置11の非順次走査による画像表示における走査線の選択順番に合わせて並び替えた入力画像データを生成する処理を行うものである。

入力画像データ分割部10bは、入力画像データ生成部10aにおいて生成された入力画像データを、電気光学装置11の後述するデータ線駆動部11cを構成する第1～第4のデータ線駆動回路111a～111dの各々が扱うデータ毎に分割する処理を行うものである。

【0105】

フレームメモリ10cは、各部における処理を行うために画像データを記憶するためのメモリである。このメモリは、2つの記憶領域を備え、それぞれの記憶領域は1枚分の画像データを記憶できるだけの容量を持つ。

入力画像データ伝送部10dは、上記分割された入力画像データに当該データに対応した走査線の番号を付与して4ビットバスにより電気光学装置11に伝送するものである。

【0106】

ここで、図示しないが、画像処理装置10は、上記各部を制御するための制御プログラムを実行するためのCPU (Central Processing Unit) 等のプロセッサと、当該プログラムの記憶されたROM (Read Only Memory) と、を備えており、前記ROMから制御プログラムを読み出して実行することにより上記した各種処理を行うようになっている。また、この構成に限らず、専用のハードウェアとして実現されてもよい。

【0107】

電気光学装置11は、パネル11aと、走査線駆動部11b'と、データ線駆動部11c'と、入力画像データ取得部11eと、を含んだ構成となっている。

パネル11aは、スイッチングトランジスタとドライビングトランジスタと光学素子と保持容量コンデンサとを含んで成る画素回路が複数の走査線と複数のデータ線との交点にマトリクス状に設けられて構成されるものである。そして、後述する階調データのビット長に応じて前記光学素子の発光時間を制御することにより、パネル上に画像が階調表示される。

【0108】

走査線駆動部11b'は、画像処理装置10から取得した入力画像データに含まれる非順次走査における走査線の選択順番に基づき、走査線を駆動するものである。ここで、本実施の形態において、走査線駆動部11bは、分割された入力画像データに含まれる走査線番号データに基づき走査線の選択タイミングを制御するタイミングコントローラを備えている。

【0109】

データ線駆動部11c'は、第1～第4のデータ線駆動回路111a'～111d'から構成されるもので、各データ線駆動回路111a'～111d'は、データ線を駆動するためのドライバと、入力画像データを記憶するラインメモリと、当該ラインメモリを制御するメモリコントローラと、を備えている。

入力画像データ取得部11eは、所定のタイミング毎に画像処理装置10から、分割された入力画像データから成る入力画像データを取得し、このデータを各データ線駆動回路1

10

20

30

40

50

11a' ~ 111d' のそれぞれにシリアル伝送するものである。

【0110】

更に、図11に基づき、データ線駆動部11c'の詳細な構成を説明する。

データ線駆動部11c'は、ラインメモリ及びメモリ制御部からなる第1の制御部110a ~ 第4の制御部110dと、第1のデータ線駆動回路111a' ~ 第4のデータ線駆動回路111d'と、を含んだ構成となっている。ここで、ラインメモリは4ビットのデータを記憶可能な容量の2つの記憶領域A及びBを備えている。また、パネル11aにおけるデータ線をデータ線0 ~ 15で表すと、第1のデータ線駆動回路111a'は、データ線0 ~ 3を駆動し、第2のデータ線駆動回路111b'は、データ線4 ~ 7を駆動し、第3のデータ線駆動回路111c'は、データ線8 ~ 11を駆動し、第4のデータ線駆動回路111d'は、データ線12 ~ 15を駆動するようになっている。

10

【0111】

また、図11に示すように、第1 ~ 第4の制御部110a ~ 110dと第1 ~ 第4のデータ線駆動回路111a' ~ 111d'とはそれぞれ一対一に対応している。

従って、第1 ~ 第4の制御部110a ~ 110dは、入力画像データ取得部11eからシリアル伝送されてくる、前記第1 ~ 第4のデータ線駆動回路111a' ~ 111d'用に分割された入力画像データを対応するデータ線駆動部に伝送する。

【0112】

ここで、第1 ~ 第4の制御部110a ~ 110dは、画像処理装置10から伝送された入力画像データを、まずは、ラインメモリの2つある記憶領域のいずれか一方に書き込む。次に、この書き込まれた入力画像データを読み出して、各データ線駆動回路にパラレル伝送する。この入力画像データの読み出し及び伝送処理中に、他方の記憶領域には、新たな入力画像データを書き込む処理が行われる。以降は、当該記憶領域の一方からデータを読み出して対応するデータ線駆動回路に伝送する処理と、当該処理が行われている間に他方に入力画像データ取得部11eからの新たな入力画像データを書込む処理と、を並列に行う。

20

【0113】

なお、本実施の形態は、第1の実施の形態において、ラインメモリ11fから入力画像データを読み出し制御部11dを介して、このデータを、データ線駆動部11cの各データ線駆動回路111a ~ 111dに対してシリアル伝送していたのに対し、データ線駆動部11c'の第1 ~ 第4の制御部110a ~ 110dが、それぞれラインメモリ及び当該メモリを制御するメモリコントローラを備え、走査線駆動部11b'も走査線を駆動するためのタイミングコントローラ等を備えている。つまり、第1の実施の形態における制御部11dの機能が、それぞれ走査線駆動部11b'及びデータ線駆動部11c'に内臓された構成となっている。従って、入力画像データ取得部11eからデータ線駆動部11c'に対して入力画像データがシリアル伝送される以外は、第2の実施の形態は、第1の実施の形態と同様の動作をするので、詳細な説明を省略する。

30

【0114】

更に、図12及び図13に基づき、電気光学装置における画像データの従来の伝送方法と本発明の伝送方法との比較を行う。図12は、従来の伝送方法の一例を示す図であり、図13は、本発明の伝送方法の一例を示す図である。ここで、図12及び図13においては、320 × 240画素の表示領域を想定しており、且つ、色データ(RGB)を考慮している。従って、1本の走査線毎に320 × 3(RGB)個のデータが必要となる。

40

【0115】

図12(a)に示すように、従来の方法においては、データ線駆動部及びその制御部が1つのICで構成され、且つ、このICがパネルに対して複数設けられた構成となっている。そして、電気光学装置は外部I/Fコントローラにより、画像処理装置からの入力画像データを32ビットのデータバスで受け取る。更に、電気光学装置では、取得した入力画像データを各ICの扱うデータ数のデータバスにより各ICに伝送する構成となっている。つまり、ICの数が15個の場合は、図12(b)に示すように、32ビット幅のデー

50

タバスにより各 I C に入力画像データを 32 ビット同時にバス伝送することになり、1 画像分のデータ (D 0 ~ D 9 5 9) を伝送するためには、図に示すように 1 s t (D 0 ~ D 3 1) ~ 3 0 t h (D 9 2 8 ~ D 9 5 9) の 30 回のアクセスが必要となる。また、32 ビット幅のデータバスが 15 個の I C にそれぞれ接続されるように基板の配線パターンを形成する必要があるため、基板の配線パターンが極めて複雑になる。ここで、バスによる配線は、例えば、4 ビットのデータバスの場合、図 12 (c) に示すようになる。

【0116】

一方、図 13 に示す方法においては、上記従来例と同様にデータ線駆動部及びその制御部が 1 つの I C で構成され、且つ、この I C がパネルに対して複数設けられた構成となっている。そして、電気光学装置は外部 I / F コントローラにより、画像処理装置からの入力画像データを 15 ビットのデータバスで受け取る。更に、電気光学装置側では、取得した入力画像データを各 I C にシリアル伝送する。この場合は、1 画像分のデータ (D 0 ~ D 9 5 9) 伝送に 64 回のアクセスが必要になる。シリアル伝送の際には、伝送しやすいように、画像処理装置側では、図 13 (b) に示すように、走査線毎の入力画像データを各 I C 毎に取り扱うデータ毎に分割し且つシリアル伝送に適した順番に並び替える。例えば、各 I C 0 ~ I C 14 に対するシリアルデータを S D 0 ~ S D 14 とすると、S D 0 は「D 0 ~ D 6 3」、S D 1 は「D 6 4 ~ D 1 2 7」、S D 2 は「D 1 2 8 ~ D 1 9 1」・・・S D 14 は「D 8 9 6 ~ D 9 5 9」となる。これらを、図 13 (b) に示すように、1 s t データは「D 0、D 6 4、D 1 2 8、D 1 9 2・・・D 7 6 8、D 8 3 2、D 8 9 6」、2 n d データは「D 1、D 6 5、D 1 2 9、D 1 9 3・・・D 7 6 9、D 8 3 3、D 8 9 7」・・・64 t h データは「D 6 3、D 1 2 7、D 1 9 1、D 2 5 5・・・D 8 3 1、D 8 9 5、D 9 5 9」といったようにシリアル伝送に適した順番に並び替える。このようにして、入力画像データをシリアル伝送することによって、上記したバスによる伝送に比較して基板の配線パターンを簡易化することが可能となる。

【0117】

以上、画像データを、画像処理装置 10 側で、予め非順次走査における走査線の選択順番に合わせて並び替え、且つ、走査線毎の入力画像データを各 I C 毎に取り扱うデータ毎に分割し、更に、分割後のデータをシリアル伝送に適した順番に並べ替えてから電気光学装置 11 側に伝送することで、電気光学装置 11 側において、非順次走査に合わせた画像データの抽出処理が不要になると共に、データ線駆動部に入力画像データを容易にシリアル伝送することが可能となる。

【0118】

また、入力画像データを、走査線毎の入力画像データ毎に電気光学装置に伝送し、且つ、各伝送データに対して走査線番号を対応付けるようにしたので、電気光学装置 11 側のメモリ容量が低減でき、更に、選択する走査線番号の決定処理が不要となる。

ここで、図 1 及び図 10 に示す、入力画像データ生成部 10 a は、第 1、第 8、第 13 及び第 17 の発明に記載の入力画像データ生成手段に対応し、入力画像データ分割部 10 b は、第 1、第 2、第 13 及び第 14 の発明に記載の入力画像データ分割手段に対応し、入力画像データ伝送部 10 d は、第 1、第 3、第 6、第 13、第 15 及び第 16 の発明に記載の入力画像データ伝送手段に対応し、走査線駆動部 11 b は、第 1、第 7、第 8、第 9 及び第 12 の発明に記載の走査線駆動回路に対応し、データ線駆動部 11 c は、第 1 ~ 第 5、第 9 ~ 第 11、第 13 ~ 第 15 及び第 19 の発明に記載のデータ線駆動回路に対応し、入力画像データ取得部 11 e は、第 1、第 4、第 5、第 9、第 10 及び第 11 の発明に記載の入力画像データ取得手段に対応し、図 11 に示す、データ線駆動部 11 c' におけるメモリ制御部及び文中で述べた走査線駆動部 11 b' のタイミングコントローラは、第 1、第 4、第 9 及び第 10 の発明に記載の制御部に対応する。

【0119】

なお、上記実施の形態においては、P C 等の外部装置から電気光学装置 11 に表示する画像データが伝送される構成を説明したが、これに限らず、画像処理装置がグラフィックスボードとして P C に内蔵される構成や、画像処理装置の機能が P C 上で動作するソフトウ

10

20

30

40

50

エア（デバイスドライバ）として実現される構成など、他の構成であっても良い。

【0120】

また、上記実施の形態において説明した非順次走査における走査線の選択順番の決定方法は、上記した方法に限らず、別の方法を用いても良い。

【図面の簡単な説明】

【図1】本発明に係る画像表示システムの構成を示すブロック図である。

【図2】データ線駆動部11c、制御部11d及びラインメモリ11fの詳細な構成を示すブロック図である。

【図3】(a)は、表示領域の走査線数が14本で、階調データが4ビットの場合の走査線の選択される様子を示す図であり、(b)は、各走査線における表示データの数を示す図である。

10

【図4】非順次走査における走査線の選択順番と画素データとの関係を示す図である。

【図5】入力画像データを、各走査線毎に電気光学装置11のデータ線駆動回路の数に応じて、シリアル伝送するのに適切な順番に並び替えた入力画像データブロックを示す図である。

【図6】画像処理装置10における伝送用データの生成処理及び伝送用データの伝送処理を示すフローチャートである。

【図7】電気光学装置11におけるラインメモリ11fへの入力画像データの書き込み処理を示すフローチャートである。

【図8】電気光学装置11におけるラインメモリ11fへの入力画像データの書き込み処理を示すフローチャートである。

20

【図9】電気光学装置11における非順次走査による画像の表示処理を示すフローチャートである。

【図10】第2の実施の形態における画像表示システム2の構成を示すブロック図である。

【図11】データ線駆動部11c'の詳細な構成を示すブロック図である。

【図12】従来の伝送方法の一例を示す図である。

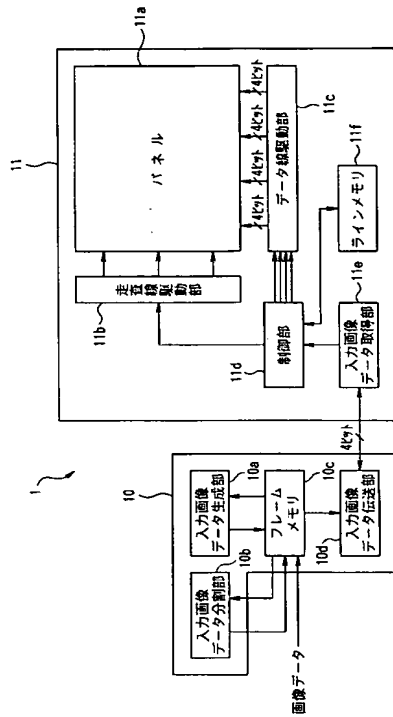
【図13】データ線駆動部11c及び制御部11dの詳細な構成を示すブロック図である。

【符号の説明】

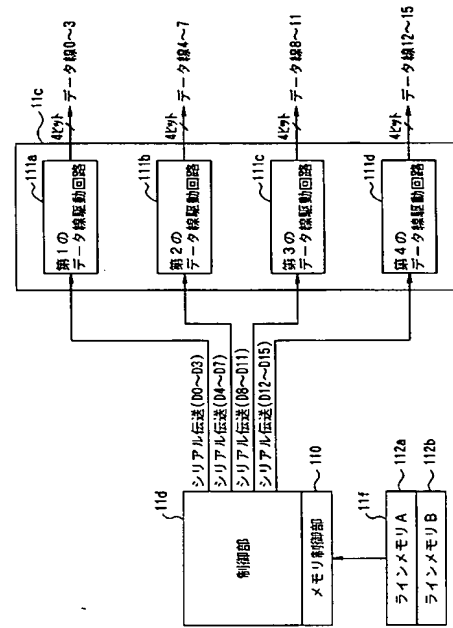
30

1…画像表示システム、10…画像処理装置、10a…入力画像データ生成部、10b…入力画像データ分割部、10c…フレームメモリ、10d…入力画像データ伝送部、11…電気光学装置、11a…パネル、11b, 11b'…走査線駆動部、11c, 11c'…データ線駆動部、11d…制御部、11e…入力画像データ取得部、11f…ラインメモリ、110a~110d…第1~第4の制御部、111a~111d…第1~第4のデータ線駆動回路、111a'~111d'…第1~第4のデータ線駆動回路、112a…ラインメモリA、112b…ラインメモリB

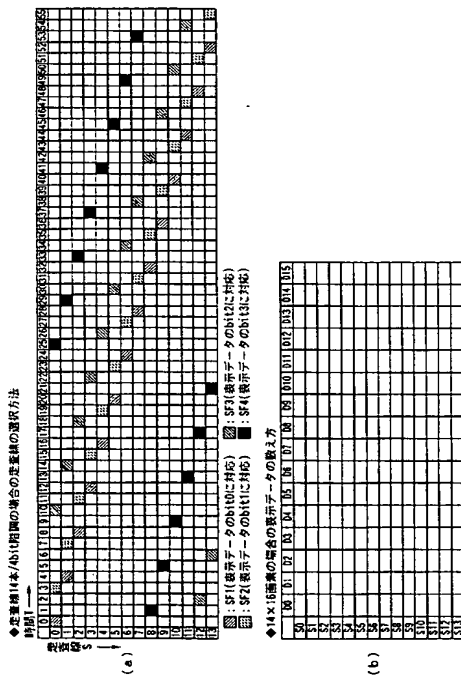
【 図 1 】



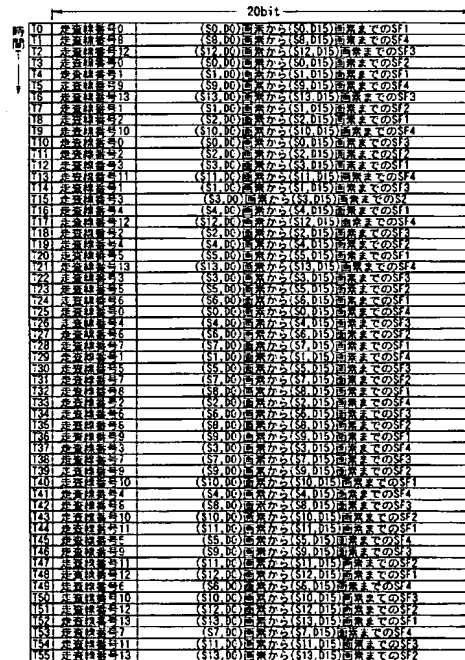
【图 2】



【 図 3 】



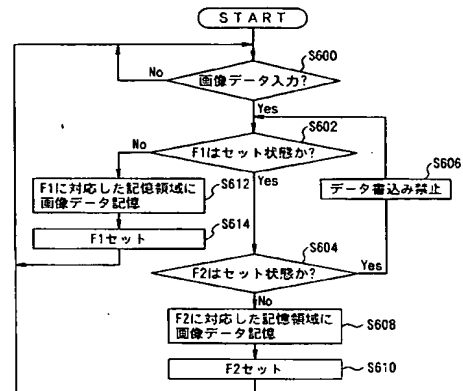
【図 4】



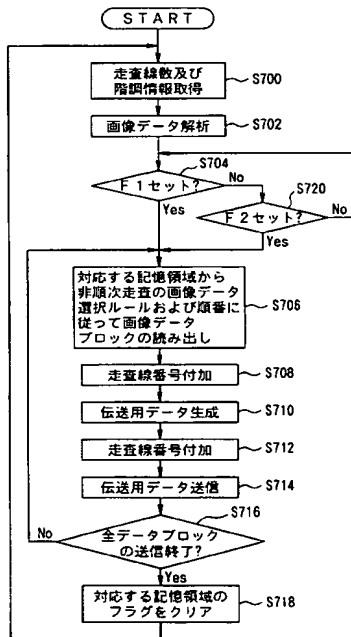
【図 5】

4bit			
走査線番号0			
S0, D0	S0, D4	S0, D8	S0, D12
S0, D1	S0, D5	S0, D9	S0, D13
S0, D2	S0, D6	S0, D10	S0, D14
S0, D3	S0, D7	S0, D11	S0, D15
走査線番号8			
S8, D0	S8, D4	S8, D8	S8, D12
S8, D1	S8, D5	S8, D9	S8, D13
S8, D2	S8, D6	S8, D10	S8, D14
S8, D3	S8, D7	S8, D11	S8, D15
...			
走査線番号13			
S13, D0	S13, D4	S13, D8	S13, D12
S13, D1	S13, D5	S13, D9	S13, D13
S13, D2	S13, D6	S13, D10	S13, D14
S13, D3	S13, D7	S13, D11	S13, D15

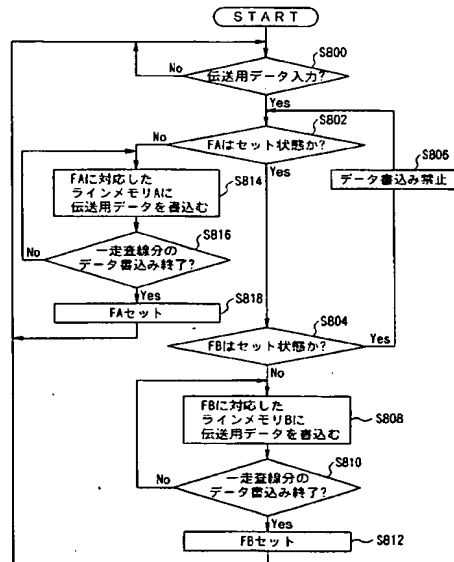
【図 6】



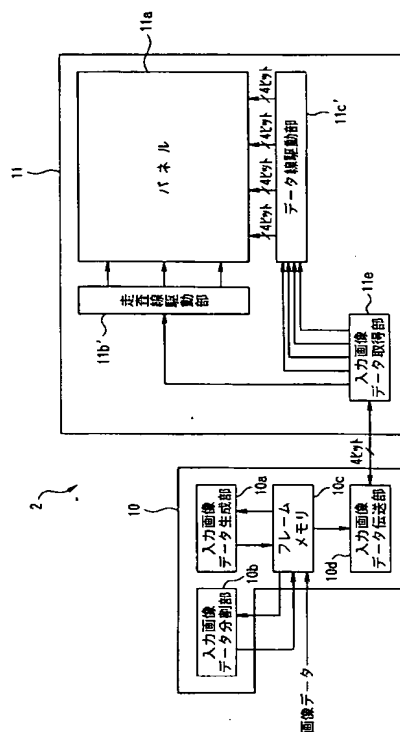
【図 7】



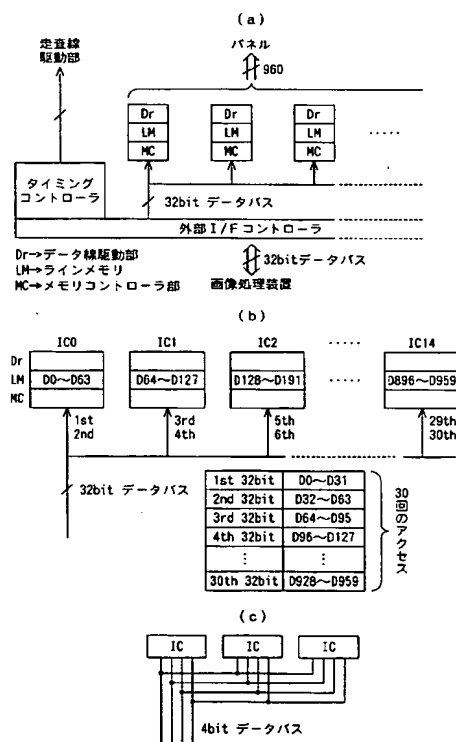
【図 8】



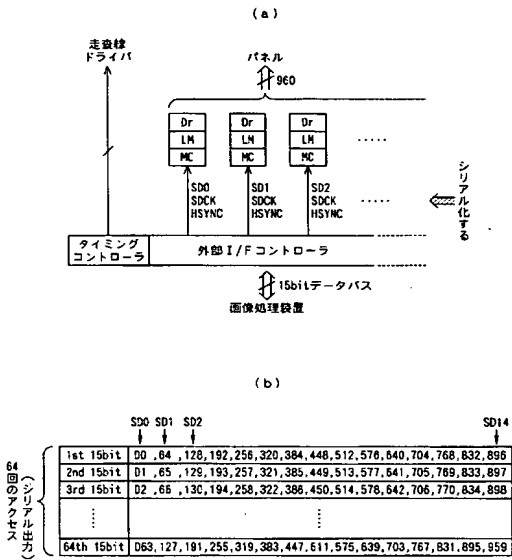
【☒ 1 0】



【图 1 2】



【 例 1 3 】



フロントページの続き

(51)Int. Cl.⁷

F I

テーマコード (参考)

G 0 9 G	3/20	6 2 3 V
G 0 9 G	3/20	6 3 1 Q
G 0 9 G	3/20	6 3 3 B
G 0 9 G	3/20	6 3 3 C
G 0 9 G	3/20	6 3 3 E
G 0 9 G	3/20	6 3 3 H
G 0 9 G	3/20	6 4 2 A
G 0 9 G	3/36	
H 0 5 B	33/14	A
G 0 2 F	1/133	5 5 0

F ターム(参考) 5C006 AA14 AA22 AF02 AF03 AF04 AF07 AF22 AF24 AF25 AF42
 AF43 AF44 AF53 AF57 AF71 AF84 BB14 BC16 BF02 BF05
 BF15 BF24 BF28 FA13 FA16 FA22 FA25 FA44 FA47 FA52
 FA56
 5C080 AA06 AA10 BB06 CC03 DD05 DD08 DD23 DD26 DD27 EE29
 GG02 GG14 GG15 GG17 JJ02 JJ04 JJ05 JJ07

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.